

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-274524

(43) 公開日 平成11年(1999)10月8日

(51) Int.Cl.⁶

H 0 1 L 31/04

識別記号

F I

H 0 1 L 31/04

B

審査請求 未請求 請求項の数 6 O L (全 44 頁)

(21) 出願番号 特願平10-72628

(22) 出願日 平成10年(1998)3月20日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 田中 学

神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内

(72) 発明者 池田 光志

神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内

(72) 発明者 熱田 昌己

神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内

(74) 代理人 弁理士 須山 佐一

最終頁に続く

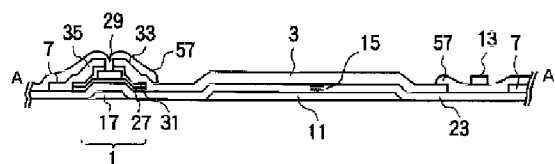
(54) 【発明の名称】 X線撮像装置

(57) 【要約】

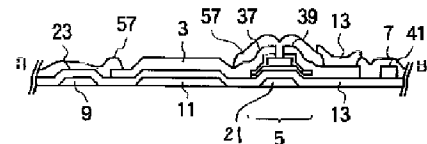
【課題】 電源線と他の配線との間で短絡やノイズが生じることがなく、高い歩留まりが得られる撮像装置を提供する。

【解決手段】 マトリックス状に形成され、それぞれ信号線と走査線とが配設された複数の画素と、前記各画素ごとに配設され、入射されたX線を電荷に変換する光電変換素子と、前記各画素ごとに配設され、前記光電変換素子により変換された電荷を蓄積する容量と、前記各容量に蓄積された電荷を読み出す電荷読み出し手段と、前記電荷読み出し手段の入力側に接続され、印加電圧が所定値以上になったときに前記電荷蓄積手段に蓄積された電荷を掃き出させる掃き出し手段と、を備えた撮像装置において、前記掃き出し手段の電荷を掃きださせる経路となる電源線と、前記走査線とを別々の層に配設した。

①



②



【特許請求の範囲】

【請求項1】 光電変換膜と、マトリックス状に配設され、前記光電変換膜と接続された信号線と、前記光電変換膜と信号線との間を開閉するスイッチング素子と、前記スイッチング素子に駆動信号を送る走査線と、前記各光電変換膜に接続され、光電変換膜に蓄積された電荷が所定量以上になったときに過剰の電荷をバイアス線に流す保護用非線形素子と、前記走査線と前記バイアス線との間に介挿された絶縁層と、を具備することを特徴とする撮像装置。

【請求項2】 基板と、前記基板上にマトリックス状に配設された複数の画素電極と、前記基板と前記各画素電極との間に配設され、前記画素電極で覆われるように配設された保護用非線形素子又はバイアス線と、を具備することを特徴とする光電変換素子。

【請求項3】 マトリックス状に配設された複数の画素電極と、前記各画素電極に接続された第1の薄膜トランジスタと、前記各画素電極に接続され、前記第1の薄膜トランジスタとの間でチャンネル方向が平行になるように配設された第2の薄膜トランジスタと、を具備することを特徴とする撮像装置。

【請求項4】 光電変換膜と、前記光電変換膜に隣接配置され、Ag, Au, Cu, Ni, Co, Fe, Ti, Pt, Zr, Cr, V, Nb, Mo, Ta, Wからなる群から選択される金属、又は前記群から選択される一又は二以上の金属を含む合金、又はAlにAg, Nd, Au, Sm, Cu, Mn, Si, Ni, Co, Y, Fe, Sc, Pd, Ti, Pt, Zr, Cr, V, Rh, Hf, Ru, B, Ir, Nb, Mo, Ta, Os, Re, Wからなる群から選択される一又は二以上の金属を添加してなる合金から形成された画素電極と、を具備することを特徴とする撮像素子。

【請求項5】 マトリックス状に形成された複数の画素電極と、前記各画素電極に接続された信号線と、前記各画素電極と信号線とを開閉するスイッチング素子と、前記スイッチング素子に駆動信号を送る走査線と、で形成される第1の領域と、前記第1の領域の外側に隣接配置され、前記信号線の両端部と前記走査線の両端部とが配設された第2の領域と、前記第2の領域に配設された補助配線と、前記第2の領域の前記信号線と前記補助配線との間、及

び、前記走査線と前記補助配線との間に介挿され、前記信号線と前記走査線との間の電位差が所定以上のときには短絡して前記信号線と前記走査線とを等電位にする静電気放電手段と、を具備することを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、医用X線診断装置のX線撮像装置に関する。

【0002】

【従来の技術】近年、医療分野において、治療を迅速的確に行う目的で、患者の医療データをデータベース化する方向に進んでいる。これは、患者は複数の医療機関を利用することが一般的であり、この様な場合、他の医療機関のデータがないと的確な治療行為が行えない可能性があるためである。一例として、他の医療機関で投与された薬剤との副作用の心配がある。他の医療機関で投与した薬剤を考慮した上で、適切な治療を行うことが必要となる。

【0003】X線撮影の画像データについてもデータベース化の要求があり、X線撮影画像のデジタル化が望まれている。医用X線診断装置では、従来銀塩フィルムを使用して撮影してきたが、これをデジタル化するためには撮影したフィルムを現像した後、再度スキャナ等で走査する必要があり、手間と時間がかかっていた。最近では1インチ程度のCCDカメラを使用し、直接画像をデジタル化する方法が実現されている。しかし、例えば肺の撮影をする場合、40cm×40cm程度の領域を撮影するため、光を集光するための光学装置が必要であり、装置の大型化が問題になっている。

【0004】これら2方式の問題を解決する方式としてa-SiTFT（アモルファスシリコン薄膜トランジスタ）を用いたX線撮像装置が提案されている（例えばUS4689487：以下X線平面検出器とする。）。このX線平面検出器の構成を図23に示し以下に動作の説明をする。

【0005】図23において、画素 $e_{1,1}$ は、a-SiTFT105、光電変換膜101及び画素容量（以下Cstとする。）103で構成され、画素 e は、縦横の各辺に数百個から数千個並んだアレイ状（以下TFTアレイと呼ぶ）になっている。光電変換膜101には、電源109によってバイアス電圧が印加される。a-SiTFT105は、信号線S1と走査線G1とに接続しており、走査線駆動回路113によってオン・オフが制御される。信号線S1の終端は、切り替えスイッチ107を通して信号検出用の増幅器115に接続している。

【0006】光が入射すると光電変換膜101に電流が流れ、Cst103に電荷が蓄積される。走査線駆動回路113で走査線を駆動して1つの走査線に接続している全てのTFTをオンにすると、蓄積された電荷は信号

線S1を通過して増幅器115側に転送される。切り替えスイッチ107で、1画素ごとに電荷を増幅器115に入力し、CRT等に表示できるような点順次信号に変換する。画素に入射する光の量によって電荷量が異なり、増幅器115の出力振幅は変化する。

【0007】図23に示す方式は、増幅器115の出力信号をA/D変換することで、直接デジタル画像にすることが出来る。更に、図中の画素領域は、ノートパソコンに使用されているTFT-LCD（薄膜トランジスタ液晶ディスプレイ）と同様な構造であり、薄型、大画面のものが容易に製作可能である。

【0008】以上の説明は、入射したX線を蛍光体等で可視光線に変換し、変換した光を各画素の光電変換膜で電荷に変えるという間接変換方式のX線平面検出器についてのものである。

【0009】この他に、画素に入射したX線を直接電荷に変換する直接変換方式のX線平面検出器がある。

【0010】この直接変換方式のX線平面検出器では、前記の間接変換方式のものとは、X線（または、光）電荷変換膜に印加するバイアスの大きさと掛け方が異なる。間接変換方式の場合は、光電変換膜のみに数Vの負のバイアスを掛け、光が光電変換膜に入ってくると、各画素では光電変換膜と並列に設けているCstと光電変換膜自身の容量Csiに電荷が貯まる。この場合、Cstに掛かる電圧は、最大で光電変換膜に掛けているバイアスの数Vである。それに対して、直接変換方式では、X線電荷変換膜とCstが直列につながっており、それらに対して数kVの高バイアスを印加する。そのため画素にX線が入射するとX線電荷変換膜で発生した電荷がCstに蓄積されるが、入射するX線量が過大な場合は、Cstに蓄積される電荷が増加し、最大数kVの電圧がCstに掛かり、画素のスイッチとして設けているTFTやCstの絶縁を破壊してしまう恐れがある。そのため、直接変換方式では、Cstに過大な電圧が架からないような対策が必要である。例えば、従来の技術では、例1の図24、図25（Denny L. Lee et al., SPIE, vol. 2432, pp 237, 1995）のように、X線電荷変換膜の上層に更に誘電体層（絶縁層）を設けることによりコンデンサーを直列に3つ並べ（誘電体層：Cd, X線電荷変換膜：Cse, Cst）、X線電荷変換膜で生成された電荷が分散されて蓄積されるようにして、TFTの絶縁破壊を防いでいたり、例2の図26（特開平8-161977）のように、画素に過大なX線が入ってきた場合は、必要な分だけ発生した電荷をCstに蓄積し、残りの電荷は各画素に設けたダイオード（以下、保護ダイオードとする。）を通して、画素外へ放出するようにしてTFTの絶縁破壊を防いでいる。

【0011】

【発明が解決しようとする課題】前記例1では、X線電

荷変換膜：Cseと誘電層：Cdの間に画素ごとに分けられた金属層が入れられていないため、1度画像を取り込んでからのCdのリセットに時間が掛かり、動画を取れないという問題がある。

【0012】一方、例2では、例1のように、直列にコンデンサーを設けないため、リセットに時間が掛からないので、透視モードが可能となる。しかし、保護ダイオードとして例えばTFTを使った場合、保護ダイオードの端子の内、画素と反対側（以後ドレインとする）の電位を0[V]、すなわち、画素容量用の電極にドレインをつなぐと、画素外に電荷を放出し始める画素電位（以後、しきい値電圧とする）が小さい値（0～4[V]）であり、また、リーク電流も大きく、保護ダイオードとしては使えないという問題がある。この問題は、ドレインに正の電位を供給することで、解決される。しかし、電圧を供給する電源線の引き方により、信号のノイズの増加やTFTアレイの歩留まりが低下するという問題がある。また、保護ダイオードとして使用するTFTの数が増えるほど、電源線が増える為、この歩留まりの低下は顕著になる。

【0013】また同時に、画素に対してTFTと電源線の占める割合が大きくなり、1画素のセンサーとしての有効エリアとなる画素電極の確保や、画素の容量が取り難くなるという問題もある。

【0014】本発明は、このような問題を解決するためになされたものであり、上記問題を解決する手段を盛り込んだ医用X線診断装置のX線撮像装置を提供することを目的とする。

【0015】すなわち、直接変換方式のX線平面検出器において、読み出し用TFTに架かり得る高電圧対策としての保護ダイオードの設置に対して、電源線の引き回しを考慮したことを特徴とする医用X線診断装置のX線撮像装置を提供する。

【0016】更に具体的には、電源線と他の配線との間で短絡やノイズが生じることがなく、高い歩留まりが得られる撮像装置を提供することを目的とする。

【0017】また、従来の他の技術では、X線電荷変換膜の上層に更に誘電層（絶縁層）を設けることによりコンデンサーを直列に3つ並べ（誘電層：Cd, X線電荷変換膜：Cse, Cst）、X線電荷変換膜で生成された電荷が分散されて蓄積されるようにして、TFTの絶縁破壊を防いでいる。

【0018】この場合には、新たな画像を形成するためには上層の誘電層に蓄積された電荷を規定レベルまで放電する必要がある。この方式では放電のために時間を必要とするために画像のサンプリングに時間を要するために動画に対応できない。

【0019】これに対し、画素に過大なX線が入ってきた場合は、必要な分だけ発生した電荷をCstに蓄積し、残りの電荷は各画素に設けた保護デバイス（以下、

保護デバイスとする。)を通して、画素外へ放出するようにしてTFTの絶縁破壊を防ぐこともできる。

【0020】患者等を撮影する場合X線強度はなるべく弱くすることが必要であり、またダイナミックレンジを大きく取るためには弱い信号も検出できることが好ましい。このような弱い信号の下限を決めるのは保護ダイオードのオフ電流、浮遊容量による信号シフト、オペアンプのノイズ等があるが、他のノイズは別の手段により低減できるため最終的には保護ダイオードのリーク電流による画素電位の変化が、小さな信号に対して検出可能な最低信号レベルを決める。これを防止するためには、リーク電流の値及びその変動を小さくすることが必要である。

【0021】本発明は、このような問題を解決するためになされたものであり、蓄積容量Csに接続された保護TFTのリーク電流が検出可能な信号レベルを決定するノイズとなる。このTFTのリーク電流によるノイズを低減できる撮像装置を提供することを目的とする。

【0022】特に、人体を透過観察する場合には人体への影響を最小限に押さえるために微弱信号を検出できることが好ましい。また、保護ダイオードへの画素電圧印加による絶縁破壊を防止することも必要である。

【0023】以上のように保護用TFTのオフ電流の値及びその変動を小さくすることができる撮像装置を提供することを目的とする。

【0024】また保護ダイオードの絶縁破壊を防止することのできる撮像装置を提供することを目的とする。

【0025】近年、X線診断装置としてa-SiTFT(アモルファスシリコン薄膜トランジスタ)撮像デバイスを用いた撮像装置が提案されている(例えばUS4689487)。この撮像装置の構成を図49に、a-SiTFT撮像デバイスの概要を図50に示し以下で動作の説明をする。

【0026】図49はa-SiTFTを用いた撮像装置の全体構成図である。X線源251から照射されたX線は被検体252を通過し、a-SiTFT撮像デバイス253に入射する。a-SiTFT撮像デバイス253は被検体252を通過したX線量に対応したアナログ電気信号に変換する。変換されたアナログ信号は時系列的にA/D変換部257によりデジタル変換されイメージメモリ258に記憶される。イメージメモリ258は1枚もしくは数画像分のデータを記憶することが出来、制御部263からの制御信号で特定のアドレスにデータを順次記憶する。演算処理部259はイメージメモリ258からデータを取りだし演算し、結果を再びイメージメモリに返還する。演算されたイメージメモリ258のデータはD/A変換部260によりアナログ信号に変換されモニタ261にX線像として表示される。

【0027】図50はa-SiTFT、撮像デバイス253の概要を示す図である。図50において画素e₁、

e₁はa-SiTFT274、光電変換膜270および画素容量273で構成され、画素eは横2000×縦2000個のアレイ状(以下TFTアレイと呼ぶ)になっている。光電変換膜270には電源271によりバイアス電圧が印加される。a-SiTFT274は信号線S1と走査線G1に接続しており、走査線駆動回路277によってオン・オフが制御される。信号線S1の終端は信号検出用の増幅器276に接続している。

【0028】光が入射すると光電変換膜270に電流が流れ、画素容量273に電荷が蓄積される。走査線駆動回路277で走査線を駆動し1つの走査線に接続している全てのTFTをオンにすると、蓄積された電荷は信号線S1を通して増幅器276側に転送される。画素に入射する光の量によって電荷量が異なり、増幅器276の出力振幅は変化する。

【0029】図50に示す方式は増幅器276の出力信号をA/D変換することで直接デジタル画像にすることが出来る。更に図中の画素領域はノートパソコンに使用されているTFT-LCD(薄膜トランジスタ液晶ディスプレイ)と同様な構造であり、薄型、大画面のものが容易に製作可能である。

【0030】図50では1画素につき1個のa-SiTFTの構成を示しているが、実際のデバイスでは複数個のa-SiTFTで画素が構成される場合がある。また画素領域外にa-SiTFTを設置する場合もある。例えば、図51のように画素内ダイオードを設置する構成の場合、あるいは図52のように蓄積された電荷を電圧に変換して出力する(AMI(Amplified MOS Imager)構造)方式の場合等である。

【0031】ところで、X線診断装置では高S/N比や、広ダイナミックレンジが要求されるが、上記構造において画素内に複数あるa-SiTFTの特性を揃えることは必須条件である。TFT特性のばらつき、特にオフ抵抗のばらつきとV_{th}のばらつきは検出画像の画質劣化の原因になる。オフ抵抗がばらつくと言うことはリーク電流を最小限に押さえることが出来ないと言うことであり、リーク電流による雑音の増加、すなわちS/N比、ダイナミックレンジの低下につながる。またV_{th}のばらつきは出力信号のオフセットとなり固定パターン雑音の原因となる。

【0032】また、V_{th}の経時変化があるため、良好な画像を得るためには撮影毎に補正データを採用する必要がある作業効率が低下するという問題もある。

【0033】以上のように、画素内に複数のa-SiTFTを構成する場合やAMI構造の場合、a-SiTFTの特性がばらつくことにより高S/N、広ダイナミックレンジの良好な画像を得ることが出来なくなる問題がある。

【0034】このTFT特性のばらつきは、TFTアレイ製造時のマスク位置ずれによりTFTの形状にばらつ

きが出るため起きることが多い。このためTFT特性を揃えるためにはTFTの形状を均一にすることが必要である。

【0035】TFTアレイの製造方法を図53に示す。図53ではソース電極、ドレイン電極を形成する場合について示している。電極材料金属（例えばAl、Mo等）を積層した（1）後、レジストを塗布（2）し、マスクによりレジストを感光（3）、エッチング（4）することにより電極が形成される。TFTを形成する場合、各層（ゲート電極形成、絶縁層、画素電極形成等）で行うためそれぞれの層で必要なマスクを使用するが、設計通りのTFT形状にするためにはこれらマスクの位置を正確に合わせる必要がある。しかし、マスクの位置ずれはある程度避けられないものであるため、TFTアレイ設計時にマスクずれを見越し、ワーストケースをとった場合でも所望の性能が得られる設計をすることが重要である。

【0036】本発明は、このような問題を解決するためになされたものであり、マスクの位置ずれが起きても特性上のばらつきのないTFTを備えた撮像装置を提供することを目的とする。

【0037】L. S. Jerominらはa-Si（アモルファスシリコン）TFT（薄膜トランジスタ）アレイ上にX線を電荷に変換するアモルファスSe層を積層した二次元X線検出器を発表している（SID 97 DIGEST（1997）p. 91）。

【0038】図55に従来の二次元X線検出器用TFTアレイを示す。このTFTはトップゲート型a-Si型である。ガラス基板1上にSiO₂膜302が形成され、ドレイン電極313とITOで形成されたソース電極303とキャパシタ下部電極305が形成され、a-Si層304が形成され、キャパシタ絶縁膜306が形成され、ゲート絶縁膜307が形成され、ゲート電極309が形成され、パッシベーション膜310が形成され、キャパシタ上部電極208が形成され、ITOで形成された画素電極311が形成されている。ここでパッシベーション膜310には一般にSiNx膜が用いられる。しかし、SiNxはステップカバレッジが低いので、ゲート電極309と画素電極311の間で層間ショート不良を起こし易く製造歩留まりが低い。またSiNxはCVDプロセスにより形成されるので、厚膜化が困難であり、一般に2000～3000Å（オングストローム）程度の厚みで形成される。この様な薄いSiNx膜を用いると、ゲート電極309と画素電極311の間に静電容量が発生してしまい、ゲート信号パルスの歪みや遅延の原因となる。

【0039】また、従来の平面型X線検出器では、画素電極としてITOを用いている。胸部撮影用の検出器では、画素領域に40cm×40cmの面積が必要である。この様な大面積に、均質なITO膜を堆積する事は困難で

ある。ITOはフォトリソをマスク材とし塩酸系のエッチング液を用いてパタニングされるが、ITOは結晶性の違いにより、塩酸系のエッチング液によるエッチング速度が異なり、結晶性が低いほどエッチング速度は速く、結晶性が高いほどエッチング速度は遅くなる。エッチングは面内で最もエッチング速度が遅い部分のエッチングが完全に終了するまで行われる。この時、エッチング速度が速い部分では、過剰にエッチングが行われる。特に有機絶縁膜上のITOは、有機絶縁膜とITOの界面におけるITOの結晶性が低くアモルファスに近い。このため、界面におけるエッチング速度が非常に早いため、エッチング液がしみ込み、大きなサイドエッチングを発生させる原因となる。8cm×8cmの画素領域で1500ÅのITOをオーバエッチング時間を10%としてエッチングした場合、サイドエッチング量が最小で0.5μm、最大で10μm入った。この場合、画素電極用レジストパターンサイズが100μm×100μmの時、最大の画素面積は9900μm²で最小の画素面積は6400μm²となり、最小の画素面積は最大の画素面積の64.6%になる。この様な画素面積のばらつきが各画素間にあると、信号量にばらつきが生じ正確な画像を得る事が出来ない。

【0040】本発明は、上記問題を解決するためになされたものであり、画素電極下の絶縁膜にSiNxを用いた場合の層間ショート不良による製造歩留まり低下を防止し、また、画素電極と下部電極の間の静電容量を低減し、また画素電極としてITOを用いた場合に発生する画素電極面積の画素間でのばらつきによる画素間の信号強度の読み取り誤差を防止した撮像装置を提供する事を目的とする。

【0041】近年、X線診断装置としてa-SiTFT（アモルファスシリコン薄膜トランジスタ）撮像デバイスを用いた撮像装置が提案されている（例えばUS4689487）。この撮像装置の構成を図49、a-SiTFT撮像デバイスの概要を図50に示し以下で動作の説明をする。

【0042】図49はa-SiTFTを用いた撮像装置の全体構成図である。X線源251から照射されたX線は被検体252を通過し、a-SiTFT撮像デバイス253に入射する。a-SiTFT撮像デバイス253は被検体252を通過したX線量に対応したアナログ電気信号に変換する。変換されたアナログ信号は時系列的にXD変換部257によりデジタル変換されイメージメモリ258に記憶される。イメージメモリ258は1枚もしくは数画像分のデータを記憶することが出来、制御部263からの制御信号で特定のアドレスにデータを順次記憶する。演算処理部259はイメージメモリ258からデータを取りだし演算し、結果を再びイメージメモリに返還する。演算されたイメージメモリ258のデータはD/A変換部260によりアナログ信号に変換され

モニタ261にX線像として表示される。

【0043】図50はa-SiTFT撮像デバイス253の概要を示す図である。図50において画素 $e_{1,1}$ はa-SiTFT274、光電変換膜270および画素容量273で構成され、画素eは横2000×縦2000個のアレイ状（以下TFTアレイと呼ぶ）になっている。光電変換膜270には電源271によりバイアス電圧が印加される。a-SiTFT274は信号線S1と走査線G1に接続しており、走査線駆動回路277によってオン・オフが制御される。信号線S1の終端は信号検出用の増幅器276に接続している。

【0044】光が入射すると光電変換膜270に電流が流れ、画素容量273に電荷が蓄積される。走査線駆動回路277で走査線を駆動し1つの走査線に接続している全てのTFTをオンにすると、蓄積された電荷は信号線S1を通して増幅器276側に転送される。画素に入射する光の量によって電荷量が異なり、増幅器276の出力振幅は変化する。図49に示す方式は増幅器276の出力信号をA/D変換することで直接デジタル画像にすることが出来る。

【0045】ところで、TFTアレイ製造の際には静電気によるTFT不良が発生することがあり、検出画像において点欠陥、線欠陥となり表示画像を著しく劣化させるという問題があった。

【0046】本発明は上記課題を解決するためになされたものである。即ち、本発明は静電気によるTFT不良が発生することがなく、検出画像において点欠陥、線欠陥を生じることのない撮像装置を提供することを目的とする。

【0047】

【課題を解決するための手段】かかる課題を解決するため、請求項1記載の本発明の撮像装置は、光電変換膜と、マトリクス状に配設され、前記光電変換膜と接続された信号線と、前記光電変換膜と信号線との間を開閉するスイッチング素子と、前記スイッチング素子に駆動信号を送る走査線と、前記各光電変換膜に接続され、光電変換膜に蓄積された電荷が所定量以上になったときに過剰の電荷をバイアス線に流す保護用非線形素子と、前記走査線と前記バイアス線との間に介挿された絶縁層と、を具備する。

【0048】請求項2記載の本発明の撮像装置は、基板と、前記基板上にマトリクス状に配設された複数の画素電極と、前記基板と前記各画素電極との間に配設され、前記画素電極で覆われるように配設された保護用非線形素子又はバイアス線と、を具備する。

【0049】請求項3記載の本発明の撮像装置は、マトリクス状に配設された複数の画素電極と、前記各画素電極に接続された第1の薄膜トランジスタと、前記各画素電極に接続され、前記第1の薄膜トランジスタとの間でチャンネル方向が平行になるように配設された第2の薄膜

トランジスタと、を具備する。

【0050】請求項4記載の本発明の撮像装置は、光電変換膜と、前記光電変換膜に隣接配置され、Ag, Au, Cu, Ni, Co, Fe, Ti, Pt, Zr, Cr, V, Nb, Mo, Ta, Wからなる群から選択される金属、又は前記群から選択される一又は二以上の金属を含む合金、又はAlにAg, Nd, Au, Sm, Cu, Mn, Si, Ni, Co, Y, Fe, Sc, Pd, Ti, Pt, Zr, Cr, V, Rh, Hf, Ru, B, Ir, Nb, Mo, Ta, Os, Re, Wからなる群から選択される一又は二以上の金属を添加してなる合金から形成された画素電極と、を具備する。

【0051】請求項5記載の本発明の撮像装置は、マトリクス状に形成された複数の画素電極と、前記各画素電極に接続された信号線と、前記各画素電極と信号線とを開閉するスイッチング素子と、前記スイッチング素子に駆動信号を送る走査線と、で形成される第1の領域と、前記第1の領域の外側に隣接配置され、前記信号線の両端部と前記走査線の両端部とが配設された第2の領域と、前記第2の領域に配設された補助配線と、前記第2の領域の前記信号線と前記補助配線との間、及び、前記走査線と前記補助配線との間に介挿され、前記信号線と前記走査線との間の電位差が所定以上のときには短絡して前記信号線と前記走査線とを等電位にする静電気放電手段と、を具備する。請求項1記載の本発明の撮像装置では、前記走査線と、前記バイアス線とが別々の層に配設され、その間に絶縁層が介挿されているので、この走査線とバイアス線との間で短絡を生じることがなくなり、歩留まりが向上する。

【0052】また、直接変換方式のX線平面検出器において、読み出し用TFTに架かり得る高電圧への対策として、保護ダイオードを用いることにより、透視モードが可能になるが、その保護ダイオードの機能を十分に活用する為には、保護ダイオードに電圧を供給する必要がある。そこで、その電源線の引き回しにより、信号に新たなノイズが乗ることを避けたX線平面検出器、TFTアレイの製造の歩留まりが落ちないようにしたX線平面検出器、歩留まり低下を防ぎ、且つ、保護ダイオードや電源線による画素容量用の領域の減少を少なくしたX線平面検出器、を得ることが出来る。

【0053】請求項2記載の本発明の撮像装置では、前記保護ダイオードが前記基板と前記画素電極との間に配設され、前記画素電極で覆われるように配設されているので、この画素電極が前記保護ダイオードに対するシールドとして機能する。そのため、この保護ダイオードが入射されるX線の影響をうけにくくなり、保護用TFTのオフ電流の変動や保護ダイオードの絶縁破壊が防止される。

【0054】また、直接変換方式のX線平面検出器において、読み出し用TFTに印加され得る高電圧への対策

として、保護ダイオードを用いることにより、透視モードが可能になり、十分弱い信号を測定するためには保護用TFTのオフ電流及びその変動を低下させることが必要である。本発明では絶縁膜を設けたので、保護TFTのリーク電流及びその変動を小さくすることができる。また、保護ダイオードへの過大な電圧の印加も防止できる。

【0055】請求項3記載の本発明の撮像装置では、前記第1の薄膜トランジスタと前記第2の薄膜トランジスタとが、それぞれのチャネル方向が平行になるように配設されているので、マスクの位置ずれが起きても、同一画素内の薄膜トランジスタ間でVthやオフ電流が相殺される結果、特性上のばらつきのない薄膜トランジスタを備えた撮像装置が得られる。

【0056】なお、ここで「チャネル方向」とは、薄膜トランジスタのソース電極とドレイン電極の間に配設される半導体層であり、電子や正孔の移動する経路のことをいうものとする。

【0057】また、画素内に複数の薄膜トランジスタがある場合、薄膜トランジスタのチャネル方向を平行にすることにより、マスク位置ずれが生じても薄膜トランジスタの形状を均一にすることが可能となり、特性のばらつきを抑えることができる。したがって特性ばらつきが原因の雑音の増加を抑えることができ、検出画像の向上、作業効率の改善が図られる。

【0058】請求項4記載の本発明では、前記画素電極が前記光電変換膜に隣接配置されており、この画素電極が、Ag, Au, Cu, Ni, Co, Fe, Ti, Pt, Zr, Cr, V, Nb, Mo, Ta, Wからなる群から選択される金属、又は前記群から選択される一又は二以上の金属を含む合金、又はAlにAg, Nd, Au, Sm, Cu, Mn, Si, Ni, Co, Y, Fe, Sc, Pd, Ti, Pt, Zr, Cr, V, Rh, Hf, Ru, B, Ir, Nb, Mo, Ta, Os, Re, Wからなる群から選択される一又は二以上の金属を添加してなる合金から形成されているので、サイドエッチによる解像度が変動したり画素電極にヒロックを生じたりすることが防止できる。

【0059】また、本発明では、画素電極下の層間絶縁膜にベンゾシクロブテン系樹脂またはアクリル系樹脂またはポリイミド系樹脂を用い、画素電極にAl合金またはAlよりも融点が高い金属を用いる。

【0060】有機絶縁膜は原料をスピンコート法により基板上に塗布後、バークすることにより形成出来るので3 μ m以上の厚膜を形成する事が容易である。画素電極下の絶縁膜としてSiNxの替りに、誘電率が低く、厚膜化が可能な有機系絶縁膜を用いる事により、画素電極と下部電極配線の静電容量が低減でき、これにより電極配線の信号パルスの歪みや遅延を防止できる。また、厚膜化により画素電極と下部電極配線の間で発生する層間

ショート不良を防止する事ができ、製造歩留まりを向上できる。

【0061】請求項5記載の本発明の撮像装置では、前記第2の領域の前記信号線と前記補助配線との間、及び、前記走査線と前記補助配線との間に介挿され、前記信号線と前記走査線との間の電位差が所定以上のときには短絡して前記信号線と前記走査線とを等電位にする静電気放電手段を設けたので、製造工程で信号線と走査線との間に短絡が起きて薄膜トランジスタを破壊するのが防止される。

【0062】また、信号線側に接続している静電破壊防止用TFTの配線を信号線と同電位に保ち、走査線側に接続している静電破壊防止用TFTの配線を走査線と同電位にするのでTFTに電流が流れないようになり、雑音源である熱雑音の発生が未然に防止される。更に、静電破壊防止用TFTの配線は、アレイ製造時には全て共通にしておき、アレイ完成後信号線側と走査線側に分離する。これにより信号線と走査線で夫々適した電位を供給することが可能となる。

【0063】また、上記請求項1～5に記載した発明のそれぞれについて、下記のような変形例が考えられる。

【0064】まず、請求項1に記載した発明については、次の変形例1～4が考えられる。

（変形例1） 検出面に配列された複数の画素の各画素に対応して設けられ、入射したX線を電荷に変換する電荷変換手段と、この各電荷変換手段に対応して設けられ、前記電荷変換手段により変換された電荷を蓄積する電荷蓄積手段と、この各電荷蓄積手段に対応して設けられ、前記電荷蓄積手段により蓄積された電荷を読み出す電荷読み出し手段と、この各電荷読み出し手段に対応して設けられ、前記電荷読み出し手段の入力側に接続され、印加される電圧が電荷読み出し手段を破壊する電圧未満の所定の電圧以上となった時に前記電荷蓄積手段に蓄積されている電荷を掃き出す掃き出し手段と、を備えることを特徴とする医用X線診断装置のX線撮像装置。

【0065】（変形例2） 検出面に配列された複数の画素の各画素に対応して設けられ、入射したX線を電荷に変換する電荷変換手段と、この各電荷変換手段に対応して設けられ、前記電荷変換手段により変換された電荷を蓄積する電荷蓄積手段と、この各電荷蓄積手段に対応して設けられ、前記電荷蓄積手段により蓄積された電荷を読み出す電荷読み出し手段と、この各電荷読み出し手段に対応して設けられ、前記電荷読み出し手段の入力側に接続され、印加される電圧が電荷読み出し手段を破壊する電圧未満の所定の電圧以上となった時に前記電荷蓄積手段に蓄積されている電荷を掃き出す掃き出し手段と、を備えることを特徴とする医用X線診断装置のX線

撮像装置において、前記電荷掃き出し手段用電源線を、走査線と平行に設置する、ことを特徴とする医用X線診断装置のX線撮像装置。

【0066】(変形例3) 検出面に配列された複数の画素の各画素に対応して設けられ、入射したX線を電荷に変換する電荷変換手段と、この各電荷変換手段に対応して設けられ、前記電荷変換手段により変換された電荷を蓄積する電荷蓄積手段と、この各電荷蓄積手段に対応して設けられ、前記電荷蓄積手段により蓄積された電荷を読み出す電荷読み出し手段と、この各電荷読み出し手段に対応して設けられ、前記電荷読み出し手段の入力側に接続され、印加される電圧が電荷読み出し手段を破壊する電圧未満の所定の電圧以上となった時に前記電荷蓄積手段に蓄積されている電荷を掃き出す掃き出し手段と、を備えることを特徴とする医用X線診断装置のX線撮像装置において、前記電荷掃き出し手段用等を含めた複数の電源線、走査線の内、少なくとも2つの配線を絶縁膜を介して設置する、ことを特徴とする医用X線診断装置のX線撮像装置。

【0067】(変形例4) 変形例3のX線撮像装置において、電荷掃き出し手段用電源線を、走査線と平行に2層に分けて設置した時に、その層間に取り入れた絶縁膜を利用して、画素内容量を増加させる、ことを特徴とする医用X線診断装置のX線撮像装置。

【0068】請求項2に記載した発明については、次の変形例5が考えられる。

【0069】(変形例5) 検出面に配列された複数の画素の各画素に対応して設けられ、入射したX線を電荷に変換する電荷変換手段と、この各電荷変換手段に対応して設けられ、前記電荷変換手段により変換された電荷を蓄積する電荷蓄積手段と、この各電荷蓄積手段に対応して設けられ、前記電荷蓄積手段により蓄積された電荷を読み出す電荷読み出し手段と、この各電荷読み出し手段に対応して設けられ、前記電荷読み出し手段の入力側に接続され、印加される電圧が電荷読み出し手段を破壊する電圧未満の所定の電圧以上となった時に前記電荷蓄積手段に蓄積されている電荷を掃き出す保護デバイスと、を備えることを特徴とする医用X線診断装置のX線撮像装置において、保護デバイスと画素電極又は保護デバイス用バイアス線と画素電極の間に有機絶縁膜を形成したことを特徴とした医用X線診断装置のX線撮像装置。

【0070】請求項3に記載した発明については、次の変形例6～13が考えられる。

【0071】(変形例6) 信号線と走査線がマトリクス状に配置され、前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された薄膜トランジスタ(TFT)と、前記画素電極に蓄積された電荷を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路で構

成される撮像装置において、前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された複数の薄膜トランジスタからなる1つの画素領域において、前記画素領域内にある複数の薄膜トランジスタのチャネル方向が平行であることを特徴とする撮像装置。

【0072】(変形例7) 信号線と走査線がマトリクス状に配置され、前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された薄膜トランジスタ(TFT)と、前記信号線と接続された薄膜トランジスタで形成された定電流源回路と、前記画素電極に蓄積された電荷を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路で構成される撮像装置において、前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と前記薄膜トランジスタからなる1つの画素領域において、前記信号線と接続された定電流源回路をなす薄膜トランジスタと、前記1つの画素領域内にある薄膜トランジスタのチャネル方向が平行であることを特徴とする撮像装置。

【0073】(変形例8) 信号線と走査線がマトリクス状に配置され、前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された薄膜トランジスタ(TFT)と、前記画素電極に蓄積された電荷を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路で構成される撮像装置において、前記薄膜トランジスタのチャネル方向が平行であることを特徴とする撮像装置。

【0074】(変形例9) 信号線と走査線がマトリクス状に配置され、前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された薄膜トランジスタ(TFT)と、前記信号線と接続された薄膜トランジスタで形成された定電流源回路と、前記画素電極に蓄積された電荷を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路で構成される撮像装置において、前記薄膜トランジスタと前記薄膜トランジスタで形成された定電流源回路のチャネル方向が平行であることを特徴とする撮像装置。

【0075】(変形例10) 前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された複数の薄膜トランジスタからなる1つの画素領域において、前記薄膜トランジスタは前記走査線により制御され前記画素電極に蓄積された電荷を読み出す1個以上の薄膜トランジスタと、前記画素電極電位が一定電圧以上でオンする1以上の薄膜トランジスタとを具備することを特徴とする変形例6又は8に記載の撮像装置。

【0076】(変形例11) 前記信号線と前記走査線

の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された複数の薄膜トランジスタからなる1つの画素領域において、前記薄膜トランジスタは前記走査線により制御され前記画素電極に蓄積された電荷を読み出す1個以上の薄膜トランジスタと、前記画素電極電位が一定電位以上でオンする1個以上の薄膜トランジスタと、前記画素電極電位が一定電圧以上でオンする1個以上の薄膜トランジスタのゲート電極に接続され前記画素電極電位から一定電位バイアスした電位を出力する1個以上の薄膜トランジスタとを具備することを特徴とする変形例6又は8に記載の撮像装置。

【0077】(変形例12) 前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された複数の薄膜トランジスタからなる1つの画素領域において、前記薄膜トランジスタは前記走査線により制御され前記画素電極に蓄積された電荷を読み出す1個以上の薄膜トランジスタと、前記画素電極電位を一定電位に固定する1個以上の薄膜トランジスタと、前記画素電極電位が一定電圧以上でオンする1個以上の薄膜トランジスタとを具備することを特徴とする変形例7又は9に記載の撮像装置。

【0078】(変形例13) 前記信号線と前記走査線の間に配置された光電変換膜を積層した画素電極と、前記信号線と前記走査線の間に配置された複数の薄膜トランジスタからなる1つの画素領域において、前記薄膜トランジスタは前記走査線により制御され前記画素電極に蓄積された電荷を読み出す1個以上の薄膜トランジスタと、前記画素電極電位を一定電位に固定する1個以上の薄膜トランジスタと、前記画素電極電位が一定電圧以上でオンする1個以上の薄膜トランジスタのゲート電極に接続され前記画素電極電位から一定電位バイアスした電位を出力する1個以上の薄膜トランジスタとを具備することを特徴とする変形例7又は9に記載の撮像装置。

【0079】請求項4に記載した発明については、次の変形例14～15が考えられる。

【0080】(変形例14) 光電変換膜を積層した画素電極を複数配列し、前記画素電極間に配置された信号線との間に配置され前記走査線によりオン・オフする薄膜トランジスタと、前記画素電極電位を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路で構成される光検出器において、前記画素電極がAg、Au、Cu、Ni、Co、Fe、Ti、Pt、Zr、Cr、V、Nb、Mo、Ta、Wの中から選ばれる一種類または複数の金属を主成分とするものであるか、またはAlにAg、Nd、Au、Sm、Cu、Mn、Si、Ni、Co、Y、Fe、Sc、Pd、Ti、Pt、Zr、Cr、V、Rh、Hf、Ru、B、Ir、Nb、Mo、

Ta、Os、Re、Wの中から選ばれる一種類または複数の金属を添加した合金である事を特徴とする2次元X線検出器。

【0081】(変形例15) 光電変換膜を積層した画素電極を複数配列し、前記画素電極間に配置された信号線との間に配置され前記走査線によりオン・オフする薄膜トランジスタと、前記画素電極電位を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路で構成される光検出器において、前記画素電極の大部分がベンゾシクロブテン系樹脂またはアクリル系樹脂またはポリイミド系樹脂の上に形成されている事を特徴とする2次元X線検出器。

【0082】請求項5に記載した発明については、次の変形例16～18が考えられる。

【0083】(変形例16) 光電変換膜を積層した画素電極を複数配列し、前記画素電極間に配置された信号線と、前記画素電極間に配置された走査線と、前記画素電極と信号線との間に配置され前記走査線によりオン・オフする薄膜トランジスタ(TFT)とで構成される第一の領域と、前記第一の領域の周辺にあり、前記信号線と前記走査線が配置された第二の領域とで構成される撮像部と、前記画素電極に蓄積された電荷を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路とで構成される撮像装置において、前記第二の領域に配置された補助配線と、前記補助配線と前記信号線の配線間、および前記補助配線と前記走査線の配線間の少なくとも一方の配線間に形成された静電気放電手段による静電気防止手段を有することを特徴とする撮像装置

(変形例17) 光電変換膜を積層した画素電極を複数配列し、前記画素電極間に配置された信号線と、前記画素電極間に配置された走査線と、前記画素電極と信号線との間に配置され前記走査線によりオン・オフする薄膜トランジスタ(TFT)とで構成される第一の領域と、前記第一の領域の周辺にあり、前記信号線と前記走査線が配置された第二の領域とで構成される撮像部と、前記画素電極に蓄積された電荷を読み取る信号読み出し回路と、前記走査線を駆動する走査線駆動回路とで構成される撮像装置において、前記第二の領域において前記信号線は静電気放電手段により第一の補助配線に接続され、前記第一の補助配線は第一の電位に固定されており、前記第二の領域において前記走査線は静電気放電手段により第二の補助配線に接続され、前記第二の補助配線は第二の電位に固定されていることを特徴とする撮像装置

(変形例18) 前記第二の領域に配置された前記静電気放電手段は、1個以上の薄膜トランジスタまたは1個以上のダイオードで構成されることを特徴とする変形例16又は17に記載の撮像装置

【0084】

【発明の実施の形態】(第1の実施形態)以下に、本発明の第1の実施形態に係るX線撮像装置の機能を説明す

る。

【0085】図1は本発明の第1の実施形態に係るX線撮像装置の平面図である。

【0086】図1に示すように、画素は読み出し用TFT1、画素電極3、保護ダイオード5、信号読み出し線（信号線）7、ゲート線（走査線）9、補助電極11、保護ダイオード用電源線13から構成されている。但し、図1では、保護膜41、共通電極45、X線電荷変換膜43、及び、画素外に配置されているものは省略している。機能の1例としては、画素容量Cst15は画素電極3と補助電極11で構成されており、X線電荷変換膜43でX線の入射によって生成された電荷がCst15に電荷が貯まり、TFT1の絶縁破壊が起きない程度のある一定の電圧になると、保護ダイオード5から電荷が画素外に流出していき、読み出し用TFT1とCst15に高電圧が架からないようにする。この時の電荷の流出経路がダイオード用の電源線13で、この電源線13の電位の設定で保護ダイオード5からの電荷流出開始の電圧が変えられる。画素に貯まった電荷は、走査線9を走査する事により、その走査線上の画素のそれぞれのTFTをオンにして、信号線7に流される。流れ出た電荷は増幅器に転送される。

【0087】次に第1の実施形態のX線撮像装置の断面図で構成を説明する。

【0088】図2は第1の実施形態のX線撮像装置の断面図である。

【0089】まず、ガラス基板上に、金属A47は、TFTのゲート17、走査線9、補助電極11、保護ダイオード用TFTのゲート21を形成している。その上層には、ゲート絶縁膜23が形成されている。但し、保護ダイオード5のスルーホール部については、ゲート絶縁膜23は取り除かれている。その上層に、画素電極3（金属B'48）が読み出し用TFT1と保護ダイオード5を除いた画素内に形成され、読み出し用TFT1と保護ダイオード5については、このゲート絶縁膜23の上層にa-Si27、エッチングストッパー用SiNx29、n⁺a-Si31が形成されており、その上にTFTの電極であるソース33とドレイン35が別の金属B49で形成されている。この金属B49は、信号線7、保護ダイオード用電源線13、引き出し用パッド19（図2では省略している。）、電圧供給線25（図2では省略している。）、保護ダイオード用TFTのソース37とドレイン39等も形成している。

【0090】また、画素電極3も同時に形成していても良い。但し、その場合はTFT1の画素電極側の電極（こちらをソース33と呼ぶことにする。）と保護ダイオード用TFT5の画素電極側の電極（こちらをソース37と呼ぶことにする。）と画素電極3は、一体となっている。以上で、TFTアレイは完成である。

【0091】その上層には、保護膜41、X線電荷変換

膜43、金属C51による共通電極45が形成されているが、図2では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0092】図1では保護ダイオードとして、1個のTFTを使用している例を上げたが、直列に2個以上のTFTを並べて、保護ダイオードからのリーク電流を抑えようとしたもの、保護ダイオード用TFTに低リーク対策を施したものも考えられる。

【0093】また、図は省略しているが、上記第1の実施形態で述べたTFTアレイ上に層間絶縁膜63を設け、その上に、画素電極3と層間絶縁膜63のスルーホールで接触して同電位となっている上置き型画素電極65を設けることで、電源線等が増えることによって減った開口率（1画素の内の画素電極の占める割合）を、1画素内の電源線やTFTの数によらず、常に高開口率に出来るので、非常に有効である。

【0094】金属A47としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパーをつけてのエッチングが可能なことから、その上層に積層されるゲート絶縁膜23が段切れを起こさないように形成出来るので、優れているといえる。また、Al合金では、Alのみでは高温工程が入った場合に発生するヒロックを防止することが出来るので、より低抵抗なゲート線となりうるので、検出器の大型化を考えると、更に優れているといえる。

【0095】金属B'48としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となる。

【0096】金属B49としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となる。この金属B49は、信号線として使われるために、特に、低抵抗化が望まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0097】上置き型画素電極65としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO等、及び、これらの金属の積層構造が候補となる。この上置き型画素電極65のエッチング時に金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0098】共通電極45を形成する金属C51としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の

積層構造が候補となる。

【0099】ゲート絶縁膜23としては、例えば、 SiO_2 、 SiNx 、 SiOxNy が考えられるが、これらの積層構造でもよい。

【0100】保護膜41としては、無機絶縁膜、例えば、 SiNx 、 SiO_2 、と有機絶縁膜、例えば、ポリイミド類、BCB、HRC、黒レジスト等が使用出来る。

【0101】層間絶縁膜63としては、無機絶縁膜、例えば、 SiNx 、 SiO_2 、と有機絶縁膜、例えば、ポリイミド類、BCB、HRC、黒レジスト等が使用出来る。X線電荷変換膜43としては、 a-Se 、 a-Si が使用出来る。

【0102】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのもを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのもでもよい。エッチングストッパー・タイプでは、TFTのチャネル部のエッチング時に、チャネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のアレイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0103】また、TFTを形成するSiにおいては、ここでは a-Si （アモルファス・シリコン）を用いたが、 poly-Si （ポリ・シリコン）で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、というメリットが出てくる。

【0104】また、ここでは、画素内に溜まった電荷をTFTのオン/オフを利用して読み出す方式について説明してきたが、ソースフォロアーの原理を用いた非破壊読み出し方式においては、画素内のTFTの数が増え、それに伴い電源線の数が増えるので、更に有効な手段となる。

【0105】このように、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、高電圧対策として画素に取り入れた保護ダイオードの電源線を、信号線方向に信号線形成時に形成することにより、信号線への寄生容量を増やすことなく検出器を形成する事が出来る。

【0106】（第2の実施形態）次に、第2の実施形態の説明をする。

【0107】図3は本発明の第2の実施形態に係るX線撮像装置の平面図である。

【0108】図3に示した実施形態は、機能的には図1の第1の実施形態と同じである。

【0109】但し、保護ダイオード用電源線13は、信号線方向に信号線形成時に設けるのではなく、走査線方

向に走査線形成時に設けている。これは、信号線形成の時の歩留まりと、走査線形成の時の歩留まりを比較した場合、走査線形成時の方が高歩留まりであるからである。

【0110】次に第2の実施例の断面図で構成を説明する。

【0111】図4は本発明の第2の実施形態に係るX線撮像装置の断面図である。

【0112】まず、ガラス基板上に、金属A47は、TFTのゲート17、走査線9、補助電極11、保護ダイオード用TFTのゲート21、保護ダイオード用電源線13を形成している。その上層には、ゲート絶縁膜23が形成されている。但し、保護ダイオード5のスルーホール部については、ゲート絶縁膜23は取り除かれている。その上層に、画素電極3（金属B48）が読み出し用TFT1と保護ダイオード5を除いた画素内に形成され、読み出し用TFT1と保護ダイオード5については、このゲート絶縁膜23の上層に a-Si27 、エッチングストッパー用 SiNX29 、 $\text{n}^+\text{a-Si31}$ が形成されており、その上に電極であるソース33とドレイン35が別の金属B49で形成されている。この金属B49は、信号線7、引き出し用パッド19（図4では省略している。）、電圧供給線25（図4では省略している。）、保護ダイオード用TFTのソース37とドレイン39等も形成している。また、画素電極3も同時に形成していても良い。但し、その場合はTFT1のソース33と保護ダイオード用TFT5のソース37と画素電極3は、一体となっている。以上で、TFTアレイは完成である。

【0113】その上層には、保護膜41、X線電荷変換膜43、金属C51による共通電極45が形成されているが、図4では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0114】図5は図3の例以外の例に係るX線撮像装置の平面図である。

【0115】図3の例以外では、図5に示すように、電源線13の上に乗で、画素電極3を持ってきたものも考えられる。こうすることにより、画素の有効領域を大きくする事が出来る。

【0116】また、図3では保護ダイオードとして、1個のTFTを使用している例を上げたが、直列に2個以上のTFTを並べて、保護ダイオードからのリーク電流を抑えようとしたもの、保護ダイオード用TFTに低リーク対策を施したものも考えられる。

【0117】また、図3では保護ダイオードとして、1個のTFTを使用している例を上げたが、3個のTFTを使って、よりリーク電流を少なくした保護ダイオードの場合（特願平8-326993）、電源線13が1本ではなく3本必要となる。この場合、走査線形成時の方が、信号線形成時に比べ、高歩留まりであることから、

走査線9を含めて、4本並列に走査線方向に並べてもよい(図6)、3本の電源線の内1本(図7)、または、2本(図省略)を信号線方向に設けてもよい。

【0118】後者のメリットとしては、信号線と交差する電源線の本数が減るため、信号線の寄生容量を不用意に増加することを防げることが上げられる。同様に、画素のスイッチ用TFTの個数や保護ダイオード用電源線の本数、その他配線の本数が上記以外であっても、上記メリットを生かして、設置すればよい。

【0119】また、図は省略しているが、実施例2で述べたTFTアレイ上に層間絶縁膜63を設け、その上に、画素電極3と層間絶縁膜63のスルーホールで接触して同電位となっている上置き型画素電極65を設けることで、電源線等が増えることによって減った開口率(1画素内の画素電極の占める割合)を、1画素内の電源線やTFTの数によらず、常に高開口率に出来るので、非常に有効である。

【0120】金属A47としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパーをつけてのエッチングが可能なることから、その上層に積層されるゲート絶縁膜23が段切れを起こさないように形成出来るので、優れているといえる。また、Al合金では、Alのみでは高温工程が入った場合に発生するヒロックを防止することが出来るので、より低抵抗なゲート線となりうるので、検出器の大型化を考えると、更に優れているといえる。

【0121】金属B'48としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0122】金属B49としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。この金属B49は、信号線として使われるために、特に、低抵抗化が望まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0123】上置き型画素電極65としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO等、及び、これらの金属の積層構造が候補となる。この上置き型画素電極65のエッチング時に金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0124】共通電極45を形成する金属C51としては、例えばTi, Cr, Ta, Mo, MoW, MoT

a, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0125】ゲート絶縁膜23としては、例えば、SiO₂, SiNx, SiOxNyが考えられるが、これらの積層構造でもよい。

【0126】保護膜41としては、無機絶縁膜、例えば、SiNx, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。

【0127】層間絶縁膜63としては、無機絶縁膜、例えば、SiNx, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, テフロン系樹脂、黒レジスト等が使用出来る。X線電荷変換膜43としては、a-Se, a-Siが使用出来る。

【0128】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのもでもよい。

【0129】エッチングストッパー・タイプでは、TFTのチャネル部のエッチング時に、チャネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のアレイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0130】また、TFTを形成するSiにおいては、ここではa-Si(アモルファス・シリコン)を用いたが、poly-Si(ポリ・シリコン)で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、というメリットが出てくる。

【0131】また、ここでは、画素内に溜まった電荷をTFTのオン/オフを利用して読み出す方式について説明してきたが、ソースフォロアーの原理を用いた非破壊読み出し方式においては、画素内のTFTの数が増え、それに伴い電源線の数が増えるので、更に有効な手段となる。

【0132】このように、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、走査線形成時の方が信号線形成時よりも歩留まりが高いことを利用して、高電圧対策として画素に取り入れた保護ダイオードのバイアス線を、走査線方向に走査線形成時に形成することにより、歩留まりの悪化を防いで、検出器を形成する事が出来る。

【0133】(第3の実施形態)次に、第3の実施形態の説明をする。

【0134】図8に示した例は、機能的には図1の例と同じである。但し、保護ダイオード用電源線13は、信号線方向に設けるが、信号線形成時に設けるのではな

く、信号線の上層に絶縁膜をのせ、その上層で別個に設けている。これは、信号線と同層で信号線方向に電源線を形成すると、歩留まりが下がるため、あえて、別の層で形成し、歩留まりを上げようとしたものである。

【0135】次に第3の実施形態の断面図(図9)で構成を説明する。

【0136】まず、基板上に金属A47は、TFTのゲート17、走査線9、補助電極11、保護ダイオード用TFTのゲート21を形成している。その上層には、ゲート絶縁膜23が形成されている。但し、保護ダイオード5のスルーホール部については、ゲート絶縁膜23は取り除かれている。その上層には、画素電極3(金属B'48)が読み出し用TFT1と保護ダイオード5を除いた画素内に形成され、読み出し用TFT1と保護ダイオード5については、このゲート絶縁膜23の上層にa-Si27、エッチングストッパー用SiNX29、n⁺a-Si31が形成されており、その上に電極であるソース33とドレイン35が別の金属B49で形成されている。この金属B49は、信号線7、引き出し用パット19(図9では省略している。)、電圧供給線25(図9では省略している。)、保護ダイオード用TFTのソース37とドレイン39等も形成している。また、画素電極3も同時に形成していても良い。但し、その場合はTFT1のソース33と保護ダイオード用TFT5のソース37と画素電極3は、一体となっている。その上層に、絶縁膜b57があり、更にその上層に、信号線と平行に保護ダイオード用電源線13を金属E59で形成している。また、例えば、画素電極3をこの金属E59で形成してもよい。保護ダイオード5と保護ダイオード用電源線13は、保護ダイオード5付近の絶縁膜b57のスルーホールを通してコンタクトしている。絶縁膜b57は、その他に、画素電極3等でスルーホールを形成している。以上で、TFTアレイは完成である。

【0137】その上層には、保護膜41、X線電荷変換膜43、金属C51による共通電極45が形成されているが、図9では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0138】図8の例以外では、図は省略するが、金属E59にて電源線13を形成する時、走査線方向にしたものも考えられる。

【0139】図8では保護ダイオードとして、1個のTFTを使用している例を上げたが、直列に2個以上のTFTを並べて、保護ダイオードからのリーク電流を抑えようとしたもの、保護ダイオード用TFTに低リーク対策を施したものも考えられる。

【0140】また、図は省略しているが、第3の実施形態で述べたTFTアレイ上に層間絶縁膜63を設け、その上に、画素電極3と層間絶縁膜63のスルーホールで接触して同電位となっている上置き型画素電極65を設けることで、電源線等が増えることによって減った開口

率(1画素の内の画素電極の占める割合)を、1画素内の電源線やTFTの数によらず、常に高開口率に出来るので、非常に有効である。

【0141】金属A47としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパーをつけてのエッチングが可能なことから、その上層に積層されるゲート絶縁膜23が段切れを起こさないように形成出来るので、優れているといえる。また、Al合金では、Alのみでは高温工程が入った場合に発生するヒロックを防止することが出来るので、より低抵抗なゲート線となりうるので、検出器の大型化を考えると、更に優れているといえる。

【0142】金属B'48としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となる。

【0143】金属B49としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となる。この金属B49は、信号線として使われるために、特に、低抵抗化が望まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0144】金属E59としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となる。但し、この金属E59のエッチング時に、金属B'48と金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0145】上置き型画素電極65としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO等、及び、これらの金属の積層構造が候補となる。この上置き型画素電極65のエッチング時に金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0146】共通電極45を形成する金属C51としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となる。

【0147】ゲート絶縁膜23としては、例えば、SiO₂、SiNx、SiOxNyが考えられるが、これらの積層構造でもよい。

【0148】絶縁膜b57としては、無機絶縁膜、例えば、SiNx、SiO₂、と有機絶縁膜、例えば、ポリイミド類、BCB、HRC、黒レジスト等が使用出来

る。

【0149】保護膜41としては、無機絶縁膜、例えば、 SiNx 、 SiO_2 、と有機絶縁膜、例えば、ポリイミド類、BCB、HRC、黒レジスト等が使用出来る。

【0150】層間絶縁膜63としては、無機絶縁膜、例えば、 SiNx 、 SiO_2 、と有機絶縁膜、例えば、ポリイミド類、BCB、HRC、黒レジスト等が使用出来る。X線電荷変換膜43としては、 $\alpha\text{-Se}$ 、 $\alpha\text{-Si}$ が使用出来る。

【0151】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのものでよい。エッチングストッパー・タイプでは、TFTのチャネル部のエッチング時に、チャネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のアレイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0152】また、TFTを形成するSiにおいては、ここでは $\alpha\text{-Si}$ （アモルファス・シリコン）を用いたが、 poly-Si （ポリ・シリコン）で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、というメリットが出てくる。

【0153】また、ここでは、画素内に溜まった電荷をTFTのオン／オフを利用して読み出す方式について説明してきたが、ソースフォロアーの原理を用いた非破壊読み出し方式においては、画素内のTFTの数が増え、それに伴い電源線の数が増えるので、更に有効な手段となる。

【0154】このように、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、高電圧対策として画素に取り入れた保護ダイオードの電源線を、信号線や走査線とは、異なる層で形成することにより、歩留まりの悪化をより良く防ぎ、また、実施例1や2のメリットも損なわずに形成する事が出来る。

【0155】（第4の実施形態）次に、第4の実施形態の説明をする。

【0156】図10に示した例は、機能的には図1の例と同じである。但し、保護ダイオード用電源線は、信号線方向に信号線形成時に設けるのではなく、走査線方向に、走査線とは異なる層に、走査線と同じような方法で形成している。これは、走査線と電源線とを異なる層で形成することにより、これらの層の間で短絡が生じることがなくなり、歩留まりの悪化をより良く防ぐことができる。また、ノイズなど、電気的な干渉が原因となって

起きる様々な好ましくない現象も回避することが出来る。更に、走査線と電源線とを異層間に形成することで、線間隔を狭められるので、より画素電極や画素容量を大きく形成する事が出来る。

【0157】次に第4の実施形態の断面図（図11）で構成を説明する。

【0158】まず、基板上において金属D53は、保護ダイオード用電源線13を形成している。その上層には、絶縁膜a55が形成されている。但し、電圧供給線25（図11では省略している。）のコンタクト部、電源線13と保護ダイオード5とのコンタクト部等については、絶縁膜a55は取り除かれている。その上層の金属A47は、TFTのゲート17、走査線9、補助電極11、保護ダイオード用TFTのゲート21を形成している。その上層には、ゲート絶縁膜23が形成されている。但し、保護ダイオード5のスルーホール部については、ゲート絶縁膜23は取り除かれている。その上層には、画素電極3（金属B'48）が読み出し用TFT1と保護ダイオード5を除いた画素内に形成され、読み出し用TFT1と保護ダイオード5については、このゲート絶縁膜23の上層に $\alpha\text{-Si}$ 27、エッチングストッパー用 SiNx 29、 $\text{n}^+\text{-Si}$ 31が形成されており、その上に電極であるソース33とドレイン35とが別の金属B49で形成されている。この金属B49は、信号線7、引き出し用パット19（図11では省略している。）、電圧供給線25（図11では省略している。）、保護ダイオード用TFTのソース37とドレイン39等も形成している。また、画素電極3も同時に形成していても良い。但し、その場合はTFT1のソース33と保護ダイオード用TFT5のソース37と画素電極3は、一体となっている。以上で、TFTアレイは完成である。

【0159】その上層には、保護膜41、X線電荷変換膜43、金属C51による共通電極45が形成されているが、図11では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0160】図10の例以外では、電源線13の上にまで、画素電極3を持ってきたもの（図12）や、保護ダイオード用電源線13を走査線9の下に設置したもの（図13）が考えられる。

【0161】こうすることにより、画素の有効領域を大きくする事が出来る。

【0162】図10の例以外では、更に、金属D53で形成した保護ダイオード用電源線13を信号線7方向に設置したもの（図14）が考えられる。こうすることにより、画素の有効領域を大きくする事が出来るだけでなく、信号線に寄生する容量も減らすことが出来る。

【0163】また、図10では保護ダイオードとして、1個のTFTを使用している例を上げたが、直列に2個以上のTFTを並べて、保護ダイオードからのリーク電

流を抑えようとしたものの、保護ダイオード用TFTに低リーク対策を施したものも考えられる。

【0164】また、図は省略しているが、第4の実施形態で述べたTFTアレイ上に層間絶縁膜63を設け、その上に、画素電極3と層間絶縁膜63のスルーホールで接触して同電位となっている上置き型画素電極65を設けることで、電源線等が増えることによって減った開口率（1画素の内の画素電極の占める割合）を、1画素内の電源線やTFTの数によらず、常に高開口率に出来るので、非常に有効である。

【0165】金属A47としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパーをつけてのエッチングが可能なことから、その上層に積層されるゲート絶縁膜23が段切れを起こさないように形成出来るので、優れているといえる。また、Al合金では、Alのみでは高温工程が入った場合に発生するヒロックを防止することが出来るので、より低抵抗なゲート線となりうるので、検出器の大型化を考えると、更に優れているといえる。

【0166】金属D53としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属D53は、ゲート配線と同じ状況に使われるために、金属A47と同じ事が言える。

【0167】金属B'48としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0168】金属B49としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。この金属B49は、信号線として使われるために、特に、低抵抗化が望まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0169】上置き型画素電極65としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO等、及び、これらの金属の積層構造が候補となる。この上置き型画素電極65のエッチング時に金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0170】共通電極45を形成する金属C51としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0171】ゲート絶縁膜23としては、例えば、SiO₂, SiNx, SiO_xNyが考えられるが、これらの積層構造でもよい。

【0172】絶縁膜a55としては、例えば、SiO₂, SiNx, SiO_xNyが考えられるが、これらの積層構造でもよい。

【0173】保護膜41としては、無機絶縁膜、例えば、SiNx, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。

【0174】層間絶縁膜63としては、無機絶縁膜、例えば、SiNx, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。X線電荷変換膜43としては、a-Se, a-Siが使用出来る。

【0175】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのものでよい。エッチングストッパー・タイプでは、TFTのチャネル部のエッチング時に、チャネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のアレイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0176】また、TFTを形成するSiにおいては、ここではa-Si（アモルファス・シリコン）を用いたが、poly-Si（ポリ・シリコン）で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、というメリットが出てくる。

【0177】また、ここでは、画素内に溜まった電荷をTFTのオン／オフを利用して読み出す方式について説明してきたが、ソースフォロアーの原理を用いた非破壊読み出し方式においては、画素内のTFTの数が増え、それに伴い電源線の数が増えるので、更に有効な手段となる。

【0178】このように、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、高電圧対策として画素に取り入れた保護ダイオードの電源線を、走査線と異なる層で形成することにより、この電源線と走査線との間で短絡が生じることがなくなり、歩留まりの悪化をより良く防ぐことができる。更に、有害なノイズが発生するなどの悪影響が抑制される。また、異層間にすることで、線間隔を狭められるので、より画素電極や画素容量を大きく形成する事が出来る。

【0179】（第5の実施形態）次に、第5の実施形態の説明をする。

【0180】図15に示した例は、機能的には図1の例と同じである。但し、高電圧対策として画素に取り入れた保護ダイオードは、よりリーク電流が少なく、画素間でのばらつきが少ない物を取り入れ、それに伴って増えた電源線（複数本）を、走査線方向に、走査線と電源線、又は、電源線同士を異なる層で形成している。これは、これら走査線と電源線との間や、電源線どうしの間での短絡をなくすることで電源線形成時の歩留まりの悪化を防ぎ、また、走査線や電源線同士を異層間にすることで、線間隔を狭められるので、より画素電極や画素容量を大きく形成する事が出来るためである。

【0181】次に第5の実施形態の断面図（図16）で構成を説明する。

【0182】まず、基板上に金属D53は、保護ダイオード用電源線13を形成している。その上層には、絶縁膜a55が形成されている。但し、電圧供給線25（図16では省略している。）のコンタクト部、電源線13と保護ダイオード5とのコンタクト部等については、絶縁膜a55は取り除かれている。その上層の金属A47は、TFTのゲート17、走査線9、補助電極11、保護ダイオード用TFTのゲート21、保護ダイオード用電源線13を形成している。その上層には、ゲート絶縁膜23が形成されている。但し、保護ダイオード5のスルーホール部については、ゲート絶縁膜23は取り除かれている。その上層には、画素電極3（金属B'48）が読み出し用TFT1と保護ダイオード5を除いた画素内に形成され、読み出し用TFT1と保護ダイオード5については、このゲート絶縁膜23の上層にa-Si27、エッチングストッパー用SiNx29、n⁺ a-Si31が形成されており、その上に電極であるソース33とドレイン35が別の金属B49で形成されている。この金属B49は、信号線7、引き出し用パット19（図6では省略している。）、電圧供給線25（図15では省略している。）、保護ダイオード用TFTのソース37とドレイン39等も形成している。また、画素電極3も同時に形成していても良い。但し、その場合はTFT1のソース33と保護ダイオード用TFT5のソース37と画素電極3は、一体となっている。

【0183】以上で、TFTアレイは完成である。

【0184】その上層には、保護膜41、X線電荷変換膜43、金属C51による共通電極45が形成されているが、図16では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0185】図14の例以外では、図は省略するが、電源線13の上にまで、画素電極3を持ってきたものも考えられる。こうすることにより、画素の有効領域を大きくする事が出来る。

【0186】また、図は省略しているが、第5の実施形態で述べたTFTアレイ上に層間絶縁膜63を設け、その上に、画素電極3と層間絶縁膜63のスルーホールで

接触して同電位となっている上置き型画素電極65を設けることで、電源線等が増えることによって減った開口率（1画素の内の画素電極の占める割合）を、1画素内の電源線やTFTの数によらず、常に高開口率に出来るので、非常に有効である。

【0187】また、画素のスイッチ用TFTの個数や保護ダイオード用TFTの個数や電源線の本数、その他配線の本数が上記実施例で述べた以外であっても、有効である。

【0188】金属A47としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパーをつけてのエッチングが可能なことから、その上層に積層されるゲート絶縁膜23が段切れを起こさないように形成出来るので、優れているといえる。また、Al合金では、Alのみでは高温工程が入った場合に発生するヒロックを防止することが出来るので、より低抵抗なゲート線となりうるので、検出器の大型化を考えると、更に優れているといえる。

【0189】金属D53としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属D53は、ゲート配線と同じ状況にて使われるために、金属A47と同じ事が言える。

【0190】金属B'48としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0191】金属B49としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。この金属B49は、信号線として使われるために、特に、低抵抗性が望まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0192】上置き型画素電極65としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO等、及び、これらの金属の積層構造が候補となる。この上置き型画素電極65のエッチング時に金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0193】共通電極45を形成する金属C51としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0194】ゲート絶縁膜23としては、例えば、Si

O_2 , $SiNx$, SiO_xNy が考えられるが、これらの積層構造でもよい。

【0195】絶縁膜a55としては、例えば、 SiO_2 , $SiNx$, SiO_xNy が考えられるが、これらの積層構造でもよい。

【0196】保護膜41としては、無機絶縁膜、例えば、 $SiNx$, SiO_2 , と有機絶縁膜、例えば、ポリイミド類、BCB, HRC, 黒レジスト等が使用出来る。

【0197】層間絶縁膜63としては、無機絶縁膜、例えば、 $SiNx$, SiO_2 , と有機絶縁膜、例えば、ポリイミド類、BCB, HRC, 黒レジスト等が使用出来る。X線電荷変換膜43としては、 $a-Se$, $a-Si$ が使用出来る。

【0198】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのもを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのもでもよい。エッチングストッパー・タイプでは、TFTのチャネル部のエッチング時に、チャネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のアレイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0199】また、TFTを形成するSiにおいては、ここでは $a-Si$ （アモルファス・シリコン）を用いたが、 $poly-Si$ （ポリ・シリコン）で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、というメリットが出てくる。

【0200】また、ここでは、画素内に溜まった電荷をTFTのオン／オフを利用して読み出す方式について説明してきたが、ソースフォロアーの原理を用いた非破壊読み出し方式においては、画素内のTFTの数が増え、それに伴い電源線の数が増えるので、更に有効な手段となる。

【0201】このように、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、高電圧対策として画素に取り入れた保護ダイオードを、よりリーク電流が少なく、画素間でのばらつきが少ない物を取り入れ、それに伴って増えた電源線（複数本）を、走査線と電源線、又は、電源線同士を異なる層で形成することにより、走査線と電源線、又は、電源線同士の間での短絡をなくすることで歩留まりの悪化を防ぐことができる。また、走査線と電源線、又は、電源線同士を異層間にする事で、線間隔を狭められるので、より画素電極や画素容量を大きく形成する事が出来る。

【0202】（第6の実施形態）次に、第6の実施形態の説明をする。

【0203】図17に示した例は、機能的には図1の例と同じである。但し、高電圧対策として画素に取り入れた保護ダイオードは、よりリーク電流が少なく、画素間でのばらつきが少ない物を取り入れ、それに伴って増えた電源線（複数本）を、走査線方向と信号線方向に、走査線と電源線、又は、電源線同士を異なる層で形成している。これは、走査線と電源線との間や、電源線同士の間での短絡をなくして電源線形成時の歩留まりの悪化を防ぐためである。また、走査線や電源線同士を異層間にする事で、線間隔を狭められるので、より画素電極や画素容量を大きく形成する事が出来るためである。

【0204】次に第6の実施形態の断面図（図18）で構成を説明する。

【0205】まず、基板上に金属D53は、保護ダイオード用電源線13を形成している。その上層には、絶縁膜a55が形成されている。但し、電圧供給線25（図18では省略している。）のコンタクト部、電源線13と保護ダイオード5とのコンタクト部等については、絶縁膜a55は取り除かれている。その上層の金属A47は、TFTのゲート17、走査線9、補助電極11、保護ダイオード用TFTのゲート21、保護ダイオード用電源線13を形成している。その上層には、ゲート絶縁膜23が形成されている。但し、保護ダイオード5のスルーホール部については、ゲート絶縁膜23は取り除かれている。その上層には、画素電極3（金属B'48）が読み出し用TFT1と保護ダイオード5を除いた画素内に形成され、読み出し用TFT1と保護ダイオード5については、このゲート絶縁膜23の上層に $a-Si27$, エッチングストッパー用 $SiNX29$, $n^+ a-Si31$ が形成されており、その上に電極であるソース33とドレイン35が別の金属B49で形成されている。この金属B49は、信号線7、引き出し用パッド19（図18では省略している。）、電圧供給線25（図18では省略している。）、保護ダイオード用TFTのソース37とドレイン39、保護ダイオード用電源線13等も形成している。また、画素電極3も同時に形成している。但し、その場合はTFT1のソース33と保護ダイオード用TFT5のソース37と画素電極3は、一体となっている。以上で、TFTアレイは完成である。

【0206】その上層には、保護膜41、X線電荷変換膜43、金属C51による共通電極45が形成されているが、図18では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0207】図17の例以外では、図は省略するが、電源線13の上にまで、画素電極3を持ってきたものも考えられる。こうすることにより、画素の有効領域を大きくする事が出来る。

【0208】また、図17の例以外では、図19、図20に示すように、保護ダイオード用電源線13のうち、

信号線方向に信号線と同層で形成したものを、実施例3のように、信号線を形成した金属B49の上に、絶縁膜b57をのせ、その上に、金属Eにて形成してもよい。これにより、信号線7と電源線13との間で短絡することがなくなり、これら信号線7と電源線13の形成時の歩留まり悪化を防止する事が出来る。また、例えば、画素電極3をこの金属E59で形成してもよい。また、図は省略しているが、第6の実施形態で述べたTFTアレイ上に層間絶縁膜63を設け、その上に、画素電極3と層間絶縁膜63のスルーホールで接触して同電位となっている上置き型画素電極65を設けることで、電源線等が増えることによって減った開口率（1画素内の画素電極の占める割合）を、1画素内の電源線やTFTの数によらず、常に高開口率に出来るので、非常に有効である。

【0209】また、画素のスイッチ用TFTの個数や保護ダイオード用TFTの個数や電源線の本数、その他配線の本数が上記実施例で述べた以外であっても、有効である。

【0210】金属A47としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパーをつけてのエッチングが可能なことから、その上層に積層されるゲート絶縁膜23が段切れを起こさないように形成出来るので、優れているといえる。また、Al合金では、Alのみでは高温工程が入った場合に発生するヒロックを防止することが出来るので、より低抵抗なゲート線となりうるので、検出器の大型化を考えると、更に優れているといえる。

【0211】金属D53としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属D53は、ゲート配線と同じ状況にて使われるために、金属A47と同じ事が言える。

【0212】金属B'48としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0213】金属B49としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。この金属B49は、信号線として使われるために、特に、低抵抗化が望まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0214】金属E59としては、例えばTi, Cr,

Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。但し、この金属E59のエッチング時に、金属B'48と金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0215】上置き型画素電極65としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO等、及び、これらの金属の積層構造が候補となる。この上置き型画素電極65のエッチング時に金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0216】共通電極45を形成する金属C51としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0217】ゲート絶縁膜23としては、例えば、SiO₂, SiNX, SiOXNyが考えられるが、これらの積層構造でもよい。

【0218】絶縁膜a55としては、例えば、SiO₂, SiNX, SiOXNyが考えられるが、これらの積層構造でもよい。

【0219】絶縁膜b57としては、無機絶縁膜、例えば、SiNX, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。

【0220】保護膜41としては、無機絶縁膜、例えば、SiNx, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。

【0221】層間絶縁膜63としては、無機絶縁膜、例えば、SiNX, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。X線電荷変換膜43としては、a-Se, a-Siが使用出来る。

【0222】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのものを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのものでもよい。エッチングストッパー・タイプでは、TFTのチャネル部のエッチング時に、チャネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のアレイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0223】また、TFTを形成するSiにおいては、ここではa-Si（アモルファス・シリコン）を用いたが、poly-Si（ポリ・シリコン）で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、と

いうメリットが出てくる。

【0224】また、ここでは、画素内に溜まった電荷をTFTのオン/オフを利用して読み出す方式について説明してきたが、ソースフォロアーの原理を用いた非破壊読み出し方式においては、画素内のTFTの数が増え、それに伴い電源線の数が増えるので、更に有効な手段となる。

【0225】このように、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、高電圧対策として画素に取り入れた保護ダイオードを、よりリーク電流が少なく、画素間でのばらつきが少ない物を取り入れ、それに伴って増えた電源線(複数本)を、走査線と電源線、又は、電源線同士を異なる層で形成することにより、走査線と電源線との間や、電源線同士の間で短絡をなくして歩留まりの悪化を防ぐことができる。また、走査線と電源線、又は、電源線同士を異層間にすることで、線間隔を狭められるので、より画素電極や画素容量を大きく形成する事が出来る。

【0226】(第7の実施形態)次に、第7の実施形態の説明をする。

【0227】図21に示した例は、機能的には図1の例と同じである。但し、保護ダイオード用電源線13は、信号線方向に信号線形成時に設けるのではなく、走査線方向に、走査線とは異なる層に、走査線と同じような方法で形成している。このように、電源線を、走査線の下層に2層に分けて設置した時に、その層間に取り入れた絶縁膜を利用して、画素内容量を増加させる事が出来る。

【0228】次に第7の実施形態の断面図(図22)で構成を説明する。

【0229】まず、基板上に金属D53は、保護ダイオード用電源線13、下側画素電極61を形成している。その上層には、絶縁膜a55が形成されている。但し、電圧供給線25(図22では省略している。)のコンタクト部、電源線13と保護ダイオード5とのコンタクト部、画素電極3と下側画素電極61とのコンタクト部等については、絶縁膜a55は取り除かれている。その上層の金属A47は、TFTのゲート17、走査線9、補助電極11、保護ダイオード用TFTのゲート21を形成している。その上層には、ゲート絶縁膜23が形成されている。但し、保護ダイオード5のスルーホール部については、ゲート絶縁膜23は取り除かれている。その上層には、画素電極3(金属B'48)が読み出し用TFT1と保護ダイオード5を除いた画素内に形成され、読み出し用TFT1と保護ダイオード5については、このゲート絶縁膜23の上層にa-Si27、エッチングストッパー用SiNx29、n⁺-a-Si31が形成されており、その上に電極であるソース33とドレイン35が別の金属B49で形成されている。この金属B49は、信号線7、引き出し用パット19(図22では省略

している。)、電圧供給線25(図22では省略している。)、保護ダイオード用TFTのソース37とドレイン39等も形成している。また、画素電極3も同時に形成していても良い。但し、その場合はTFT1のソース33と保護ダイオード用TFT5のソース37と画素電極3は、一体となっている。以上で、TFTアレイは完成である。その上層には、保護膜41、X線電荷変換膜43、金属C51による共通電極45が形成されているが、図22では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0230】図21の例以外では、電源線13の上に乗って、画素電極3を持ってきたもの(図省略)や、保護ダイオード用電源線13を走査線9の下に設置したもの(図省略)が考えられる。こうすることにより、画素の有効領域を大きくする事が出来る。

【0231】図21の例以外では、更に、金属D53で形成した保護ダイオード用電源線13を信号線7方向に設置したもの(図省略)が考えられる。こうすることにより、画素の有効領域を大きくする事が出来るだけでなく、信号線に寄生する容量も減らすことが出来る。

【0232】また、図21では保護ダイオードとして、1個のTFTを使用している例を上げたが、直列に2個以上のTFTを並べて、保護ダイオードからのリーク電流を抑えようとしたもの、保護ダイオード用TFTに低リーク対策を施したものも考えられる。

【0233】また、第4、第5、第6の実施形態で取り上げた例全てに、適用することが出来、特に、電源線13が多くなり、画素電極3や補助電極11が占めることの出来る空間が狭くなってくると、Cst15が小さくなっていくので、より効果が大きくなる。

【0234】また、図は省略しているが、第7の実施形態で述べたTFTアレイ上に層間絶縁膜63を設け、その上に、画素電極3と層間絶縁膜63のスルーホールで接触して同電位となつている上置き型画素電極65を設けることで、電源線等が増えることによって減った開口率(1画素内の画素電極の占める割合)を、1画素内の電源線やTFTの数によらず、常に高開口率に出来るので、非常に有効である。

【0235】金属A47としては、例えばTi、Cr、Ta、Mo、MoW、MoTa、Al、ITO、Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパーをつけてのエッチングが可能なことから、その上層に積層されるゲート絶縁膜23が段切れを起こさないように形成出来るので、優れているといえる。また、Al合金では、Alのみでは高温工程が入った場合に発生するヒロックを防止することが出来るので、より低抵抗なゲート線となりうるので、検出器の大型化を考えると、更に優れているといえる。

【0236】金属D53としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属D53は、ゲート配線と同じ状況にて使われるために、金属A47と同じ事が言える。

【0237】金属B'48としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0238】金属B49としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。この金属B49は、信号線として使われるために、特に、低抵抗化が望まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0239】上置き型画素電極65としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO等、及び、これらの金属の積層構造が候補となる。この上置き型画素電極65のエッチング時に金属B49が影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0240】共通電極45を形成する金属C51としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。

【0241】ゲート絶縁膜23としては、例えば、SiO₂, SiNx, SiOxNyが考えられるが、これらの積層構造でもよい。

【0242】絶縁膜a55としては、例えば、SiO₂, SiNx, SiOxNyが考えられるが、これらの積層構造でもよい。

【0243】保護膜41としては、無機絶縁膜、例えば、SiNx, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。

【0244】層間絶縁膜63としては、無機絶縁膜、例えば、SiNx, SiO₂, と有機絶縁膜、例えば、ポリイミド類, BCB, HRC, 黒レジスト等が使用出来る。X線電荷変換膜43としては、a-Se, a-Siが使用出来る。

【0245】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのものでよい。

【0246】エッチングストッパー・タイプでは、TFTのチャンネル部のエッチング時に、チャンネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のア

レイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0247】また、TFTを形成するSiにおいては、ここではa-Si（アモルファス・シリコン）を用いたが、poly-Si（ポリ・シリコン）で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、というメリットが出てくる。

【0248】また、ここでは、画素内に溜まった電荷をTFTのオン/オフを利用して読み出す方式について説明してきたが、ソースフォロアーの原理を用いた非破壊読み出し方式においては、画素内のTFTの数が増え、それに伴い電源線の数が増えるので、更に有効な手段となる。

【0249】このように、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、高電圧対策として画素に取り入れた保護ダイオードの電源線を、走査線の下層に2層に分けて設置した時に、その層間に取り入れた絶縁膜を利用して、画素内容量を増加させる事が出来る。

【0250】これらの手段を有する事により、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、画素の高電圧対策として使用する保護ダイオード用のバイアス線を、信号線への寄生容量の発生を少なく、または、歩留まりがあまり低下することなく、また、画素容量の増加させて、形成することが出来る。

【0251】直接変換方式のX線平面検出器において、読み出し用TFTに印加され得る高電圧への対策として、保護ダイオードを用いることにより、透視モードが可能にし、十分弱い信号を測定するためには保護用TFTのオフ電流及びその変動を低下させることが必要である。本発明では保護TFTのリーク電流及びその変動を小さくすることができる。また、保護ダイオードへの過大な電圧の印加も防止できる。

【0252】（第8の実施形態）以下に、本発明の第8の実施形態に係る装置の機能を説明する。

【0253】図28の直接変換型X線検出器は、画素210は、a-SiTFT1、光電変換膜（例えばa-Se）202及び画素容量（以下Cstとする。）203で構成され、画素210は、縦横の各辺に数百個から数千個並んだアレイ状（以下TFTアレイと呼ぶ）になっている。光電変換膜202には、電源208によってバイアス電圧が印加される。a-SiTFT1は、信号線206と走査線207に接続しており、走査線駆動回路211によってオン・オフが制御される。信号線206の終端は、切り替えスイッチを通して信号検出用の増幅

器212に接続している。保護用TFT204は電源213によりバイアスされている。X線電荷変換膜202でX線の入射によって生成された電荷がCst203に電荷が貯まり、TFT201の絶縁破壊が起きない程度のある一定の電圧になると、保護ダイオード204から電荷が画素外に流出していき、読み出し用TFT201とCst203に高電圧が掛からないようにする。この時の電荷の流出経路がダイオード用の電源線209で、この電源213により設定される電源線209の電位の設定で保護ダイオード204からの電荷流出開始の電圧が変えられる。画素に貯まった電荷は、走査線207を走査する事により、その走査線上の画素のそれぞれのTFTをオンにして、信号線206に流す。流れ出た電荷は増幅器212に転送される。

【0254】図29の画素平面図に示すように、画素回路は読み出し用TFT201、画素電極261、保護ダイオード204、信号読み出し線（信号線）207、ゲート線（走査線）207、補助容量電極205、保護ダイオード用電源線209から構成されている。但し、図29では、保護膜241、共通電極245、X線電荷変換膜243、及び、画素外に配置されているものは省略している。機能の1例としては、画素容量Cst203は画素電極261と補助容量電極205で構成されている。

【0255】次に第8の実施形態例の断面図（図30）で構成を説明する。

【0256】まず、ガラス基板上に、金属A17は、TFTのゲート217、走査線207、引き出し用パッド219、補助容量電極205、保護ダイオード用TFTのゲート221を形成している。その上層には、ゲート絶縁膜223が形成されている。但し、引き出し用パッド部219や電圧供給線225のコンタクト部、保護ダイオード204のスルーホール部については、ゲート絶縁膜223は取り除かれている。読み出し用TFT201と保護ダイオード204については、このゲート絶縁膜223の上層にa-Si227、エッチングストップ用SiNx229を形成した。次ぎに、SiH₄、H₂、PH₃の混合ガスのプラズマCVDによりn⁺a-Si(N)231を形成した。その上にTFTの電極であるソース233とドレイン235が別の金属B49で形成されている。この金属B59をマスクにしてn⁺a-Siをエッチングする。この金属B49は、信号線207、保護ダイオード用電源線213、引き出し用パッド219（図30では省略している。）、電圧供給線225（図30では省略している。）、保護ダイオード用TFTのソース237とドレイン239等も形成している。この上に絶縁膜241を形成する。TFT201と保護ダイオードTFTのソースとのコンタクト部の絶縁膜に開口する。この上に、画素電極203を保護ダイオードを覆うように形成する。その上層には、X線電荷変

換膜43、金属C51による共通電極45が形成されているが、図30では省略している。これらの構成で医用X線診断装置のX線撮像装置を形成している。

【0257】次に製造法を詳しく説明する。図30に沿って第8の実施形態を説明する。ガラス基板201上にMoTa、Ta、Ta₂N₅、Ta/TaNx、Al、Al合金、Cu、MoW等を3000Å（オングストローム）の厚さに堆積させ、エッチングを行って、ゲート217、Cs線221およびアドレス線217のパターンを形成した。次にプラズマCVD法により絶縁膜223としてSiO₂を厚さ3000Å（オングストローム）、SiNxを厚さ500Å（オングストローム）に積層し、アンドープa-Si227を1000Å（オングストローム）、ストップSiNxの厚さ2000Å（オングストローム）の層229に堆積した。TFT部のストップSiNxを裏面露光を用いてゲートに併せてパターンニングする。n⁺a-Si531を500Å（オングストローム）の厚さに堆積した後にTFT部のn⁺a-Si、a-Siをエッチングし、a-Siの島を形成した。次にコンタクト部のSiNx/SiO₂をエッチングしコンタクトホールを形成した。この上にMoを500Å（オングストローム）/Al3500Å（オングストローム）/Mo500Å（オングストローム）またはMoを厚さ2000Å（オングストローム）にスパッタし信号線207を形成した。次にSiNxを厚さ2000Å（オングストローム）により保護膜241を形成した。この上に、感光性BCBにより保護膜241-1を1〜3μm好ましくは2μmに形成した。次にTFT201と保護ダイオード用TFTのソース電極へのコンタクトホールを形成した後にITOの厚さ1000Å（オングストローム）の膜により画素電極261を形成した。このときITO画素は保護ダイオードを平面的に覆うように形成した。次にSeのp-i-n層を蒸着してX線感光層を形成した。次に上部電極をAl1000Å（オングストローム）で形成した。

【0258】最後に画素周辺の駆動回路に接続した。

【0259】図31に本発明による画素回路の特性Bを従来の特性Aと比較する。画素の電位はTFTのゲートに印加された読み出しパルスにより外部のアンプに読み出され設定電圧（0V）となる。読み出しパルスをオフにするとTFTはオフとなり分離される。このとき照射されたX線によりSe感光体は低抵抗となり、Se上の電極に印加された電圧（5kV）に近づいていく。このとき保護ダイオードの設定電圧（10V）を越えると保護ダイオードTFTはオンとなり、画素電極電位は設定電圧に固定される。このとき画素電極と保護ダイオードの絶縁膜が薄くて容量が大きいと画素電位により保護トランジスタのa-Siに電子が誘起されて保護ダイオードの抵抗が小さくなる。この場合には図に示すように画素電位が保護電圧レベルにより近づき誤差を生じる。こ

れに対して本発明のように厚い絶縁膜を形成すると容量結合を防止でき正確な電位を保持できる。これに対して絶縁膜が薄い場合又は誘電率が大きい(5以上)絶縁膜を用いた場合には光強度が白レベルより小さくても白となりダイナミックレンジが小さくなり正確な画像が表示できない。

【0260】他の保護回路を使用したときも同様の結果が得られた。図32に直列保護ダイオード、図33に電流制御型保護ダイオードの場合を示す。両者共に同様の効果を実現できる。

【0261】また、本発明では保護用トランジスタを画素の下に設けているが、これを画素間に配置した場合には絶縁破壊の問題が発生する。直接変換方式ではSeの上部電極に5から10kV程度の高電圧を印加する。この高電圧はSe(500 μ m)の容量、樹脂保護膜(2 μ m)の容量、ゲート酸化膜(3000Å)の容量で分圧され、保護ダイオードの掃き出し電極とゲートの間に130V程度の高電圧が印加されダイオードのゲート絶縁膜の絶縁破壊を発生したり、TFTのV_{th}変動を発生させて特性を劣化させる。さらにSeの抵抗がX線により低下したときは、高電圧の大部分が保護ダイオードのドレイン電極に印加されるために、ゲート電極との間に過電圧が印加されゲート絶縁膜の絶縁破壊を引き起こす。

【0262】これに対し、画素電極の下に形成された場合には画素電極により保護トランジスタが静電シールドされるために高電圧力が印加されない。

【0263】保護トランジスタの全体又は少なくともTFTのチャネル部が画素電極の下部に形成されることが好ましい。保護TFTが複数ある場合には少なくとも一つのTFTが画素電極の下部にあれば有効である。絶縁膜が複数ある場合には、最下層の絶縁膜の下に保護TFTを配置するのが好ましい。

【0264】また、保護TFT用のバイアス線も画素電極の下部に配置することにより、感光膜上部及び下部電極の高電圧による絶縁破壊及びバイアス電圧の変化による画面内不均一を防止できて好ましい。

【0265】金属A47としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となるが、この金属A47は、ゲート配線として使われるために、特に、MoWやMoTaは、TFTのゲート部にテーパをつけてのエッチングが可能なることから、その上層に積層されるゲート絶縁膜223が段切れを起こさないように形成出来るので、優れているといえる。

【0266】金属B'48、49としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。例えばMoAlMoが良い。この金属B49は、信号線として使われるために、特に、低抵抗化が望

まれている。そこで、AlやAlを使った積層構造、Al合金等が優れているといえる。また、金属B'48を使った時は、金属B49のエッチング時に影響を受けないもの、または、影響を受けないエッチング方法を取る必要がある。

【0267】共通電極45を形成する金属C51としては、例えばTi, Cr, Ta, Mo, MoW, MoTa, Al, ITO, Al合金等、及び、これらの金属の積層構造が候補となる。又はInZnOやアモルファスITOを用いればエッチングが様なため良い。

【0268】ゲート絶縁膜223としては、例えば、SiO₂, SiN_x, SiO_xN_yが考えられるが、これらの積層構造でもよい。

【0269】保護膜絶縁膜241としては、無機絶縁膜、例えば、SiN_x, SiO₂, と有機絶縁膜、例えば、ポリイミド類(ϵ 3.3耐圧300V/mm), BCB(ϵ 2.7耐圧400V/mm), アクリル系感光性樹脂オプトマーPC(ϵ 3.2), 黒レジスト等を用いれば良く、これらを必要に応じて積層しても良い。サイトップ等のフッ素系樹脂は比誘電率が小さい(2.1)ために有効である。保護ダイオードを画素電極下に形成する場合には、2~10 μ mで良い。画素電位による保護ダイオードの影響を問題なくするには、保護ダイオードへの印加電圧が画素電位(約10V)の1/10程度にすることが必要であり、このためには有機樹脂を用いる場合には2 μ m以上が、更に好ましくは4 μ m以上が必要である。また厚すぎる場合には画素電極の段差部での切断があるため15 μ m以下であることが好ましい。画素電極外または画素電極間に保護ダイオードを設置する場合には10~15 μ m程度必要である。

【0270】X線電荷変換膜243としては、a-Se, a-Si, a-Te, PbI₂を用いれば良い。

【0271】また、TFT1の型としては、逆スタガ型の内エッチングストッパー・タイプのを例として上げたが、これは、逆スタガ型のバックチャネルカット・タイプのものでよい。エッチングストッパー・タイプでは、TFTのチャネル部のエッチング時に、チャネル部を侵すことがない為、TFT特性にばらつきが出難く、大型のアレイに適しており、バックチャネルカット・タイプは、工程がエッチングストッパー・タイプに比べ少なくなるため、製造コストが安くなる、というメリットがそれぞれある。

【0272】また、TFTを形成するSiにおいては、ここではa-Si(アモルファス・シリコン)を用いたが、poly-Si(ポリ・シリコン)で形成すると、TFTを小さくする事が出来るので、画素の有効エリアが拡大し、また、周辺回路も同じガラス基板上で作成出来るため、周辺回路を含めた製造コストが安くなる、というメリットが出てくる。

【0273】このように、医用X線診断装置のX線撮像

装置の1つである直接変換方式のX線平面検出器において、高電圧対策用の保護ダイオードと画素電極の間に保護絶縁膜を設けることにより、画素電位の誤差発生を防止、減少できる。このためノイズに対して強くなり、より画質を改善できた。これによりX線強度を弱くしより人体に安全な状態で使用することができる。

【0274】これらの手段を有する事により、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、高電圧対策用の保護ダイオードと画素電極の間に保護絶縁膜を設けることにより、画素電位の誤差発生を防止、減少できる。このためノイズに対して強くなり、より画質を改善できた。これによりX線強度を弱くしより人体に安全な状態で使用することができる。

【0275】(第9の実施形態)以下に本発明の第9の実施形態の詳細を図によって説明する。

【0276】図34は本発明の第9の実施形態に係る撮像装置のTFTアレイ部分の1画素を示す図である。本実施形態では、信号電荷読み出し用スイッチTFT1の他に画素電極に高圧が印画された時に画素内に絶縁破壊を防止する保護ダイオードTFT2を設置している画素の場合を示している。

【0277】信号電荷読み出し用スイッチTFT1は、ゲート電極が走査線G1に、ソース電極が信号線S1に、ドレイン電極が画素容量電極Cs(GND)および画素電極(図示せず)に接続されている。信号電荷読み出し用スイッチTFT1は走査線G1が“H”レベル(例えば20[V])になるとオンし、画素容量に蓄積されていた電荷を検出器(図示せず)に転送される機能を有している。

【0278】保護ダイオードTFT2は、ゲート電極とドレイン電極がともに画素電極(図示せず)に接続されており、ソース電極はバイアス線B1に接続されている。バイアス線B1は一定電位Vbに保たれており保護ダイオードTFT2の降伏電圧を制御する。画素電極が任意の電圧以上(例えば10[V]以上)に上昇すると保護ダイオードTFT2はオンし、信号電荷をバイアス線B1に逃がしてしまう。これにより画素電極に一定以上の電圧が印加しないように制御できる。

【0279】本実施形態では図34、図35に示すように、画素内にある複数のTFT、すなわち信号電荷読み出し用スイッチTFT1のチャンネル方向CH1と保護ダイオードTFT2のチャンネル方向CH2は平行になるようにトランジスタを配置することの特徴としている。

【0280】図36、図37にソース電極、ドレイン電極形成時にマスク位置ずれが生じた場合の1画素内のTFTの形状を示す。実線が所望のTFT形状で、点線がマスク位置ずれによる実際にできるTFT形状を示している。また図36はマスクがチャンネル方向と平行に Δx だけずれた場合を示し、図37はチャンネル方向と垂直に

Δy だけずれた場合を示している。マスクがチャンネル方向と平行にずれた場合、ソース電極とドレイン電極の長さに差が生じるため、TFT特性を見た場合、 V_{th} のずれやオフ電流の増加等の影響が現れる。しかし、画素内のどのTFTにおいても同じだけソース電極とドレイン電極のずれが生じているため、画素内のTFTの特性(オフ電流、 V_{th} 等)は同程度に保つことができる。同様に、マスクがチャンネル方向と垂直にずれた場合、チャンネル幅が変化し、オン抵抗の上昇を招く。しかしこれも画素内のTFTにおけるずれ量は同じためTFT特性にばらつきは生じない。

【0281】すなわち、図36、図37に示すように、TFTアレイ製造過程でマスクずれが発生した場合でも、チャンネル方向を平行にすることで、画素内にある複数のTFTの形状を等しく形成することが可能となる。したがって画素内にある複数のTFTの特性のばらつきを抑えることができ、雑音の増加等画質劣化を抑えることが可能となる。

【0282】本実施例で示す画素をTFTアレイ全体に適用した図が図38である。図34に示す画素構造を画素領域の全画素に適用することにより画素間でのばらつきも低減され、良好な画質を得ることが可能となる。

【0283】なお、図34および図38では保護ダイオードTFT2のソース電極をバイアス線B1に接続しているが、これを図39のように画素容量電極Cs(例えばGND)に接続しても同様の効果を得られる。また図39の画素を図38で示すようにTFTアレイ全体に適用してもよい。また図34および図38では、信号電荷読み出し用スイッチTFT1を1個のTFTで構成していたが、複数個直列にしても構わない。同様に図34および図38では保護ダイオードTFT2を1個のTFTで構成していたが、図40に示すようにTFTを複数個直列あるいは並列に接続して構成しても構わない。複数個のTFTで保護ダイオードを構成する場合、各TFTのゲート電極を共通にする構成(1)、(3)、それぞれのTFTでダイオードとする(2)、(4)、さらに(1)から(4)の構成の組み合わせのいずれにしても構わない。

【0284】(第10の実施形態)図41は本発明の第10の実施形態に関わる撮像装置のTFTアレイ部分の1画素を示す図である。なお基本的な構成や動作等については第9の実施形態と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0285】本実施形態では、信号電荷読み出し用スイッチTFT1の他に画素電極に高圧が印加された時に画素内に絶縁破壊を防止する保護ダイオードTFT2と保護ダイオードの降伏電圧を制御するバイアス回路TFT3、TFT4を設置している画素の場合を示している。

【0286】信号電荷読み出し用スイッチTFT1は、第1実施例と同様に走査線G1の信号によりオンオフ

し、画素電極に蓄積された電荷を検出アンプ（図示せず）に転送する。

【0287】保護ダイオードTFT2は、第1実施例と同様に画素電極に一定以上の電圧が印加しないように制御するTFTである。TFT2のドレイン電極は画素電極に接続し、ソース電極はCs線に接続し、ゲート電極はバイアス回路TFT3、TFT4に接続している。バイアス回路TFT3、TFT4の出力Voutは入力信号（ここでは画素電極電位）に対し $V_a - V_b$ だけバイアスした信号を出力するため、保護ダイオードTFT2の降伏電圧を制御することができる。

【0288】本実施例では図41に示すように、画素内にある複数のTFT、すなわち信号電荷読み出し用スイッチTFT1のチャネル方向CH1と保護ダイオードTFT2のチャネル方向CH2とバイアス回路TFT3、TFT4のチャネル方向CH3、CH4は平行になるように薄膜トランジスタを配置することを特徴としている。

【0289】本実施形態の構成にすることで、第9の実施形態と同様にマスクの位置ずれが生じても画素内にある複数のTFTの形状を等しく形成することが可能となる。したがって画素内にある複数のTFTの特性のばらつきを抑えることができ、雑音の増加等画質劣化を抑えることが可能となる。またバイアス回路TFT3、TFT4はVthのずれが出力Voutに影響するため、保護ダイオードTFT2の降伏電圧に影響を与えるが、本実施例の構成にすることでバイアス回路のVthを同等にすることができ、降伏電圧を所望の値に設定することが可能となる。本実施形態で示す画素をTFTアレイ全体に適用した図が図43である。図41に示す画素構造を画素領域の全画素に適用することにより画素間でのばらつきも低減され、良好な画質を得ることが可能となる。

【0290】なお、図41および図43では保護ダイオードTFT2のソース電極をCs線に接続しているが、これを別のバイアス線B1を配置して接続しても同様の効果を得られる。また図41および図43では信号電荷読み出し用スイッチTFT1を1個のTFTで構成していたが、複数個直列にしても構わない。同様に図41および図43では保護ダイオードTFT2を1個のTFTで構成していたが、第9の実施形態と同様、図40に示すようにTFTを複数個直列あるいは並列に接続して構成しても構わない。複数個のTFTで保護ダイオードを構成する場合、各TFTのゲート電極を共通にする構成（1）、（3）、それぞれのTFTでダイオードとする（2）、（4）、さらに（1）から（4）の構成の組み合わせのいずれにしても構わない。

【0291】（第11の実施形態）図44は本発明の第11の実施形態に関わる撮像装置のTFTアレイ部分の1画素を示す図である。なお基本的な構成や動作等につ

いては第9の実施形態と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0292】本実施形態では画素に蓄積された電荷を電圧に変換して出力する。AMI（Amplified MOS Imager）方式と呼ばれるTFT構造を有し、さらに画素電極に高圧が印加された時に画素内に絶縁破壊を防止する保護ダイオードTFT2を設置している画素の場合を示している。

【0293】AMI方式では信号線S1にバイアス用TFTBのドレイン電極が接続しており、ゲート電極、ソース電極にバイアス電圧を印加してゲート、ソース間電圧Vgsを一定電位に固定している。画素部では出力用TFTOのソース電極が信号線S1と、ゲート電極が画素電極と、ドレイン電極が選択用TFTSと接続している。TFTSのゲート電極は走査線G1と、ドレイン電極にはバイアス電圧を印加している。また画素電極にはリセット用TFTTRが接続され、TFTTRのゲート電極はバイアス線R1に接続している。走査線G1が“H”となった選択用TFTSはオンし、当該画素の電位が出力されるよう選択される。TFTB、TFTOにより画素電極に蓄積された電荷は電圧（画素電極電位 $-V_{gs}$ ）に変換され出力される。画素信号を出力した後、TFTTRをオンし、画素電極に蓄積されていた電荷を放出して画素電位をリセットする。

【0294】保護ダイオードTFT2は、ゲート電極とドレイン電極がともに画素電極（図示せず）に接続されており、ソース電極はバイアス線B1に接続されている。バイアス線B1は一定電位Vbに保たれておりダイオードTFT2の降伏電圧を制御する。画素電極が任意の電圧以上（例えば10[V]以上）に上昇すると保護ダイオードTFT2はオンし、信号電荷をバイアス線B1に逃がしてしまう。これにより画素電極に一定以上の電圧が印加しないように制御できる。

【0295】本実施例では図44、図45に示すように、画素内に構成される薄膜トランジスタ（TFTO、TFTS、TFTTR、TFT2）のチャネル方向（CHO、CHS、CHR、CH2）を平行にするとともに、バイアス用薄膜トランジスタTFTBのチャネル方向CHBとも平行になるよう配置することを特徴としている。

【0296】本実施例の構成にすることで、第9の実施形態と同様にマスクの位置ずれが生じても画素内にある複数のTFTおよび信号線に接続しているバイアス用TFTの形状を等しく形成することが可能となる。したがって画素内にある複数のTFT、バイアス用TFTの特性のばらつきを抑えることができ、雑音の増加等画質劣化を抑えることが可能となる。またTFTB、TFTOはVthのずれが画素信号出力に影響するが、本実施例の構成にすることでTFTB、TFTOのVthを同等にすることができ、出力のばらつきが発生しない。また

長期的な V_{th} のシフトに関しても、TFTBとTFTOは同様の傾向を示すため、調整をする手間がかからず効率よく画像を検出できる。またリセット用TFT_Rおよび保護ダイオードTFT₂の形状も等しく形成できるため、オフ電流のばらつきも低減できる。

【0297】本実施形態で示す画素をTFTアレイ全体に適用した図が図46である。図44に示す画素構造を画素領域の全画素に適用することにより画素間でのばらつきも低減され、良好な画質を得ることが可能となる。

【0298】なお、図44および図46では保護ダイオードTFT₂のソース電極バイアス線B1接続しているが図45保護ダイオードTFT₂と同様に画素容量電極Cs（例えばGND）に接続しても同様の効果を得られる。また図44および図46では信号電荷読み出しスイッチTFT₁を1個のTFTで構成していたが、複数個直列にしても構わない。同様に図44および図46では保護ダイオードTFT₂を1個のTFTで構成していたが、第9の実施形態と同様、図40に示すようにTFTを複数個直列あるいは並列に接続しても構わない。複数個のTFTで保護ダイオードを構成する場合、各TFTのゲート電極を共通にする構成（1）、（3）、それぞれのTFTでダイオードとする（2）、（4）、さらに（1）から（4）の構成の組み合わせのいずれにしても構わない。

【0299】（第12の実施形態）図47は本発明の第12の実施形態に係る撮像装置のTFTアレイ部分の1画素を示す図である。なお基本的な構成や動作等については第11の実施形態と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0300】本実施形態では画素に蓄積された電荷を電圧に変換して出力するAMI（Amplified MOS Imager）方式と呼ばれるTFT構造を有し、画素電極に高圧が印加された時に画素内に絶縁破壊を防止する保護ダイオードTFT₂と保護ダイオードの降伏電圧を制御するバイアス回路TFT₃、TFT₄を設置している画素の場合を示している。

【0301】本実施形態の構成にすることで、第9の実施形態と同様にマスクの位置ずれが生じても画素内にある複数のTFTおよび信号線に接続しているバイアス用TFTの形状を等しく形成することが可能となる。したがって画素内にある複数のTFT、バイアス用TFTの特性のばらつきを抑えることができ、雑音の増加等画質劣化を抑えることが可能となる。またTFTB、TFTOは V_{th} のずれが画素信号出力に影響するが、本実施例の構成にすることでTFTB、TFTOの V_{th} を同等にすることができ、出力のばらつきが発生しない。また長期的な V_{th} のシフトに関しても、TFTBとTFTOは同様の傾向を示すため、調整をする手間がかからず効率よく画像を検出できる。またバイアス回路TFT₃、TFT₄は V_{th} のずれが出力V_{out}に影響する

ため、保護ダイオードTFT₂の降伏電圧に影響を与えるが、本実施例の構成にすることでバイアス回路の V_{th} を同等にすることができ、降伏電圧を所望の値に設定することが可能となる。

【0302】本実施形態で示す画素をTFTアレイ全体に適用した図が図48である。図47に示す画素構造を画素領域の全画素に適用することにより画素間でのばらつきも低減され、良好な画質を得ることが可能となる。

【0303】なお、図47および図48では保護ダイオードTFT₂のソース電極をCs線接続しているが、これを別のバイアス線B1を配置接続しても同様の効果を得られる。また図47および図48では信号電荷読み出し用スイッチTFT₁を1個のTFTで構成していたが、複数個直列にしても構わない。同様に図47および図48では保護ダイオードTFT₂を1個のTFTで構成していたが、第9の実施形態と同様、図40に示すようにTFTを複数個直列あるいは並列に接続して構成しても構わない。複数個のTFTで保護ダイオードを構成する場合、各TFTのゲート電極を共通にする構成（1）、（3）、それぞれのTFTでダイオードとする（2）、（4）、さらに（1）から（4）の構成の組み合わせのいずれにしても構わない。

【0304】以上説明したように、画素内に複数のTFTを有する場合、TFTのチャネル方向を平行にすることにより、TFTアレイ製造時にマスク位置ずれが生じてもTFTの形状を均一にすることが可能となり、TFT特性（例えばオフ電流や V_{th} 等）のばらつきを抑えることができる。したがって特性ばらつきが原因の雑音（例えば固定パターン雑音）の増加を抑えることができ、検出画像の向上、作業効率の改善が見込める。

【0305】（第13の実施形態）図54に本発明の第13の実施形態のTFTアレイ部の概略断面を示す。以下、簡単に製造工程を説明する。

【0306】ガラス基板1上にスパッタ法、CVD法等によりSiO_x膜302を形成した。

【0307】次にこの上にMoTa、Ta、Ta₂N₅、Ta/Ta₂N₅、Al合金、Cu、MoW等を3000Å（オングストローム）の厚さに堆積させ、エッチングを行ってゲート電極309、キャパシタ電極305を同時に形成した。この上にプラズマCVD法によりゲート絶縁膜307としてSiO_xを厚さ3000Å（オングストローム）、SiN_xを厚さ500Å（オングストローム）に積層し、a-Si層4を1000Å（オングストローム）、ストップSiN_x層312を厚さ2000Å（オングストローム）に堆積した。次にTFT部のストップSiN_x層312を裏面露光を用いてゲートに合わせてパターニングした。次にn+a-Si層316を500Å（オングストローム）に堆積した後にTFT部のn+a-Si層、a-Si層をエッチングし、a-Si層の島を形成した。この上にMo、Al合金等を堆積し

エッチングしてドレイン電極313、ソース電極315を形成し、TFTのチャンネル部の $n+a-Si$ 層をエッチングした。この上にパッシベーション $SiNx$ 膜310を形成した。この上に感光性ベンゾシクロブテン系樹脂を用いて有機絶縁膜314を形成した。この有機絶縁膜の厚みは最も厚い部分で3~4 μm 程度にした。この有機絶縁膜には画素電極とソース電極をコンタクトさせるためのビアホールが開けられている。このビアホールの形状は円形にしてある。これはビアホールを方形にした場合は、ビアホールコーナにおいて応力が集中して画素電極にクラックや剥がれが生じる可能性があるためである。また、ビアホールの形状は方形の角を切り欠いた形状にした場合でも、コーナにおける応力の集中を緩和する事ができる。

【0308】次にこの上に $AlZr$ 合金を厚さ2000Å（オングストローム）に堆積しエッチングして、画素電極311を形成した。 $AlZr$ 合金は Zr の濃度が高いほどヒロックの発生を防ぐ効果が高いが Al 用エッチング液を用いた場合にエッチング速度が遅くなるという欠点がある。画素電極311に用いる $AlZr$ 合金は Zr の濃度が15at. %のものをを用いた。 $AlZr$ 合金のエッチングは磷酸、硝酸、酢酸の混酸で Al 用エッチング液と同じ組成のものを使用した。この時の $AlZr$ 合金のエッチング速度は Al のエッチング速度の1/2程度であった。エッチングの結果、8cm×8cmの画素領域において、各画素電極のサイドエッチング量は厚さ1500Å（オングストローム）のITOを画素電極に用い、オーバエッチング時間を10%としてエッチングした場合の、

最小0.5 μm 、最大10 μm

に対して、厚さ2000Å（オングストローム）の $AlZr$ を画素電極に用い、オーバエッチング時間を10%としてエッチングした場合には、

最小0.1 μm 、最大0.2 μm

と大幅に低減出来た。

【0309】 $AlZr$ を用いたこの様なサイドエッチング量の場合、画素電極用レジストパターンサイズが100 $\mu m \times 100 \mu m$ の時、最大の画素面積は9980 μm^2 であり、最小の画素面積は約9960 μm^2 である。したがって、ITOを画素面積に用いた場合の最小画素面積/最大画素面積 $\times 100 = 64.6\%$ に対し、 $AlZr$ を用いた場合には、最小画素面積/最大画素面積 $\times 100 = 99.8\%$ と大幅に画素面積のばらつきを低減できた。

【0310】また、画素電極に厚さ2000Å（オングストローム）の $AlZr$ を用い、オーバエッチング時間を200%としてエッチングした場合にもサイドエッチング量は最大、最小とも1 μm 以下に収まる。

【0311】また、画素電極にTi濃度が10at. %の $AlTi$ 合金、およびTi濃度が15at. %の AT

li合金を用いた場合にも、 $AlZr$ の場合と同様に最小の画素面積が最大の画素面積の99%以上であり、ITOの場合に比べ大幅に画素面積のばらつきを低減できた。

【0312】（第14の実施形態）図56に本発明の第14の実施形態のTFTアレイド部の概略断面を示す。

【0313】このTFTアレイドにおいては、画素電極311とソース電極315のコンタクト部分に、ゲート電極と同種の金属層317、 $a-Si$ 層319、 $SiNx$ 層320、 $n+a-Si$ 層321を積層した。この事により、ビアホール部での有機絶縁膜の段差を低減する事が出来るので、この部分での画素電極のクラックや段切れ等の不良を防止する事が出来る。

【0314】（第15の実施形態）図57に第15の実施形態を示す。これはソース電極と、画素電極のコンタクト部にバンパを形成した物である。ここでバンパは高さとのアスペクト比を高くしている。また、このバンパの平面形状を図58に示す。バンパの平面形状は、幅が狭いストライプが基本になっている。ここでは、十字形である。このような形状にした目的は、まず、幅が狭いストライプ上にすることにより、有機絶縁膜の形成時に、スピンコートする際、電極上部に残る有機絶縁膜を低減することが一つである。また、十字形にした理由は、このような形状にすることにより、バンパの強度を増大させ、プロセス中に、バンパが剥がれたり折れたりする事を防ぐことである。この様なバンパを形成するには、異方性エッチングであるRIEを用いる事が好ましい。この様なバンパを設ける事により、有機絶縁膜を均一に現像液に溶解していく事により、バンパの上部を有機絶縁膜上に露出させることが出来、これによりフォトリソグラフィ工程を行うことなく、ソース電極と画素電極のコンタクトを形成する事ができる。この方式を採用することにより、フォトリソグラフィ工程で露光時にフォトマスクと有機絶縁膜が付着して剥がれる問題や、画素電極形成後にビアホール部で画素電極に発生するクラック、剥がれ等の不良を防止する事ができる。

【0315】本発明で用いる有機絶縁膜としては、ベンゾシクロブテン系樹脂以外にアクリル系樹脂やポリイミド系樹脂を使用する事ができる。また、画素電極としては、 $AlZr$ 合金の他に、Se堆積工程中の加熱によりヒロックを生じない金属として、例えば、Ag、Au、Cu、Ni、Co、Fe、Ti、Pt、Zr、Cr、V、Nb、Mo、Ta、Wの中から選ばれる一種類または複数の金属を主成分とする金属が有効である。これらは融点が Al よりも高い金属であり、熱膨張係数が Al よりも低いためにヒロックが起きないと考えられる。

【0316】Ti、Zr、Taに関してはヒロックが発生しないという特徴のみならず、検出器の感度を向上させる効果も合わせ持たせることが可能である。これらは表面に酸化膜を形成することが可能であり、この酸化膜

が電子と正孔の内の一方に大して障壁として作用し、感度を低下させてしまう漏れ電流を低減する効果があるためと考えられる。

【0317】また、上記以外の金属で画素電極の材料としては、例えば、AlにAg、Nd、Au、Sm、Cu、Mn、Si、Ni、Co、Y、Fe、Sc、Pd、Ti、Pt、Zr、Cr、V、Rh、Hf、Ru、B、Ir、Nb、Mo、Ta、Os、Re、Wの中から選ばれる一または二以上の金属を添加して形成される合金が有効である。これらは融点がAlよりも高い金属であり、熱処理の際のAlのマイグレーションを防止する効果のためにヒロックが生じないと考えられる。

【0318】これらの添加金属を用いたAl合金表面には大気中で10オングストローム程度の酸化膜が形成される。この酸化膜層は検出器の感度を向上させる効果がある。これは、この酸化膜が化学的に安定なため、この上部に良質で電気特性が優れたSe層が形成できるためと考えられる。また、この酸化膜が電子と正孔の内の一方に対して障壁として作用し、感度を低下させてしまう漏れ電流を低減する効果があるためと考えられる。

【0319】上記金属や合金について実験をおこなったところ、いずれについても良好な結果が得られた。また、本実施形態ではSeを例にして説明したが、これに限られる訳ではなく、例えばPbI₂のような他の材料についても良好な結果が得られた。

【0320】更に、本発明は本実施形態に係るチャネルストッパー型a-SiTFTアレイの他にも、チャネルエッチ型a-SiTFTアレイやトップゲート型a-SiTFTアレイやポリシリコンTFTアレイへの適用も可能である。

【0321】医療用X線診断装置の一つであるTFTアレイを用いた2次元X線検出器において、X線を電荷に変換するためのアモルファスSe層の各画素の電荷を集める画素電極にAlZr合金を用いる事により、ITOを用いた場合に問題となる各画素面積のばらつきを防止することが出来るので、各画素電極面積を均一に形成して正確な画像を得ることが出来る。また画素電極下の絶縁膜として、ベンゾシクロブテン系樹脂等の有機絶縁膜を用いる事により、SiNxを用いた場合に問題となる画素電極と下部電極配線間の静電容量を低減し、層間ショート不良を防止する事が出来る。

【0322】(第16の実施形態)以下に本発明の第16の実施形態に係る撮像装置の詳細を図に沿って説明する。

【0323】図59は本発明の第16の実施形態に係る撮像装置のTFTアレイを示す図である。

【0324】図59において、TFTアレイは信号線Sm、走査線Gn、電荷読み出し用スイッチTFT1、蓄積容量Cs、光電変換膜Seで構成される画素P(m、n)がm×n個のアレイ状になっている第一の領域と、

画素領域の周辺にあり信号線Sm、走査線Gnを引出し、それぞれ検出アンプ(図示せず)、走査線駆動回路(図示せず)に接続させる第二の領域とで構成されている。第二の領域において信号線Sm、走査線Gnはそれぞれ静電気放電手段TFTm、TFTnの端子と接続している。TFTm、TFTnの一方の端子は第一の領域の周囲を囲む補助配線SRと接続しており、TFTm、TFTn、SRにより全ての信号線Smと走査線Gnが接続している。

【0325】TFTアレイ製造時に信号線Smと走査線Gnの間に静電気帯電して電位差が発生した場合、静電気放電手段TFTm、TFTnを通して電荷が移動し、信号線Smと走査線Gnは等電位になる。したがって静電気によるゲート電極とソース、ドレイン電極間の電位差が小さくなり、TFTの静電破壊を防止することが可能となる。

【0326】したがって第二の領域に静電気放電手段TFTm、TFTnおよび補助配線SRを構成することにより、TFTアレイ製造時の静電破壊に起因する点欠陥、線欠陥が減少し、良好な画像を得ることが出来る。

【0327】静電気放電手段TFTm、TFTnの基本構成を図60に示す。静電気放電手段TFTm、TFTnは第一の領域に形成する電荷読み出し用スイッチと同工程で製作可能なTFTとするのが工程増を招かず都合がよい。さらにTFTはゲート電極とドレイン電極を共通にしたダイオード構成にする。図61に図60に示す静電気放電手段のI-V特性を示す。静電気により一定電圧以上になると、TFTはオンとなり、TFTが破壊するような高電圧が印加されるのを防いでいる。

【0328】図62に静電気放電手段TFTm、TFTnの他の例を示す。静電気放電手段TFTm、TFTnは、一端が信号線Smまたは走査線Gnに接続され、もう一端が補助配線SRに接続されていることが重要であり、TFTの個数、あるいは直列、並列等構造に関しては用途、設計に応じて種々変更してもよい。

【0329】(第17の実施形態)図63は本発明の第17の実施形態に係る撮像装置のTFTアレイを示す図である。なお基本的な構成や動作等については第16の実施形態と同様であり、対応する構成要素には同一番号を付し、詳細な説明は省略する。

【0330】図63において、TFTアレイは信号線Sm、走査線Gn、電荷読み出し用スイッチTFT1、蓄積容量Cs、光電変換膜Seで構成される画素P(m、n)がm×n個のアレイ状になっている第一の領域と、第一の領域の周辺にあり信号線Sm、走査線Gnを引出し、それぞれ検出アンプ(図示せず)、走査線駆動回路(図示せず)に接続させる第二の領域とで構成されている。

【0331】第二の領域において信号線Sm、走査線Gnはそれぞれ静電気放電手段TFTm、TFTnの端子

と接続している。TFT_m、TFT_nの一方の端子は第一の領域の周囲を囲む補助配線SRと接続しており、TFT_m、TFT_n、SRにより信号線Smと走査線Gnが全て接続している。この時、共通配線SRの一部がTFTアレイ端に引出されている。

【0332】TFTアレイ製造時に信号線Smと走査線Gnの間に静電気による電位差が発生した場合、第16の実施形態と同様にTFT_m、TFT_nを通して電荷が移動し、信号線Smと走査線Gnは等電位になる。したがって静電気によるゲート電極とソース、ドレイン電極間の電位差が小さくなり、TFTの静電破壊を防止することが可能となる。静電破壊による点欠陥、線欠陥が減少し、良好な画像を得ることができる。

【0333】図63に示す静電気放電手段TFT_m、TFT_nおよび共通配線SRは静電気の発生するTFTアレイ製造時に必要とされるが、TFTアレイが検出アンプ、走査線駆動回路と接続され、実際に画像を検出する際には必要ない機能である。しかしTFTアレイ上に形成されているためこれら回路を削除することは難しい。

【0334】静電気放電手段TFT_m、TFT_nおよび共通配線SRがある場合、信号線Smと共通配線SRあるいは走査線Gnと共通配線SR間に電位差があると静電気放電手段TFT_m、TFT_nに電流が流れ、検出アンプに対して雑音源となる。このためこれら配線間に電位差が生じないよう共通配線SRの電位を決める必要がある。

【0335】しかし、走査線Gnは電荷読み出し用スイッチTFT1のオフリーク電流を抑えるためTFT1のソース電極電位（すなわち信号線Sm）より低い電位に設定されている。したがって信号線Smと走査線Gnが同電位となることはなく、信号線Sm側の共通配線SR_mと走査線Gn側の共通配線SR_nはそれぞれ適した電位に設定する必要がある。

【0336】共通配線SRをTFTアレイ製造後SR_m、SR_nに分離するには、図63に示すTFTアレイ端に引出されている部分を切断することで可能となる。TFTアレイ端はガラス基板を所望のサイズに切断する際、バリ取りのためガラス基板を削り、信号読み出し回路や走査線駆動回路等の実装時のTFTアレイの破損を防いでいる。この時同時に引出し部分も削ることでSR_mとSR_nに分離可能となる。

【0337】図64にSR_mとSR_nを分離した時のTFTアレイの構成を示す。SR_mは信号線Smと同電位を、SR_nは走査線Gnと同電位を、とそれぞれに最適な電位を供給することにより、TFT_m、TFT_nに雑音電流は流れることはなくなる。したがって検出画像は雑音の少ない良好な画像が得られる。

【0338】静電気放電手段TFT_m、TFT_nの構成は第16の実施形態と同様で、図60および図62に示される。

【0339】静電気放電手段TFT_m、TFT_nの基本構成を図60に示す。静電気放電手段TFT_m、TFT_nは第一の領域に形成する電荷読み出し用スイッチと同工程で製作可能なTFTとするのが工程増を招かず都合がよい。さらにTFTはゲート電極とドレイン電極を共通にしたダイオード構成にする。図61に図60に示す静電気放電手段のI-V特性を示す。静電気により一定電圧以上になると、TFTはオンとなり、TFTが破壊するような高電圧が印加されるのを防いでいる。

【0340】図62に静電気放電手段TFT_m、TFT_nの他の例を示す。静電気放電手段T_m、TFT_nは、一端が信号線Smまたは走査線Gnに接続され、もう一端が補助配線SRに接続されていることが重要であり、TFTの個数、あるいは直列、並列等構造に関しては用途、設計に応じて種々変更してもよい。

【0341】以上のように、本実施形態の撮像装置によれば、TFTアレイ製造時の静電気による電荷読み出しスイッチの破壊を防止することが可能となり、スイッチの破壊による画素欠陥のない良好な画像が得られる。さらに、信号線側と走査線の補助配線を分離し夫々最適な電位を印加することにより、静電気放電手段の薄膜トランジスタが雑音源にならず、検出画像が雑音の少ない良好な画像となる。

【0342】

【発明の効果】以上詳述したように請求項1記載の本発明によれば、前記走査線と、前記バイアス線とが別々の層に配設され、その間に絶縁層が介挿されているので、この走査線とバイアス線との間で短絡を生じることがなくなり、歩留まりが向上する。また、直接変換方式のX線平面検出器において、読み出し用TFTに架かり得る高電圧への対策として、保護ダイオードを用いることにより、透視モードが可能になるが、その保護ダイオードの機能を十分に活用する為には、保護ダイオードに電圧を供給する必要がある。そこで、その電源線の引き回しにより、信号に新たなノイズが乗ることを避けたX線平面検出器、TFTアレイの製造の歩留まりが落ち難いようにしたX線平面検出器、歩留まり低下を防ぎ、且つ、保護ダイオードや電源線による画素容量用の領域の減少を少なくしたX線平面検出器、を得ることが出来る。

【0343】上記手段を用いる事により、医用X線診断装置のX線撮像装置の1つである直接変換方式のX線平面検出器において、画素の高電圧対策として使用する保護ダイオード用のバイアス線を、信号線への寄生容量の発生を少なく、または、歩留まりがあまり低下することなく、また、画素容量の増加させて形成することが出来る。

【0344】請求項2記載の本発明の撮像装置では、前記保護ダイオードが前記基板と前記画素電極との間に配設され、前記画素電極で覆われるように配設されているので、この画素電極が前記保護ダイオードに対するシー

ルドとして機能する。そのため、この保護ダイオードが入射されるX線の影響をうけにくくなり、保護用TFTのオフ電流の変動や保護ダイオードの絶縁破壊が防止される。

【0345】また、直接変換方式のX線平面検出器において、読み出し用TFTに印加され得る高電圧への対策として、保護ダイオードを用いることにより、透視モードが可能になり、十分弱い信号を測定するためには保護用TFTのオフ電流及びその変動を低下させることが必要である。本発明では絶縁膜を設けたので、保護TFTのリーク電流及びその変動を小さくすることができる。また、保護ダイオードへの過大な電圧の印加も防止できる。

【0346】請求項3記載の本発明の撮像装置では、前記第1の薄膜トランジスタと前記第2の薄膜トランジスタとが、それぞれのチャンネル方向が平行になるように配設されているので、マスクの位置ずれが起きても、同一画素内の薄膜トランジスタ間でV_{th}やオフ電流が相殺される結果、特性上のばらつきのない薄膜トランジスタを備えた撮像装置が得られる。

【0347】また、画素内に複数の薄膜トランジスタがある場合、薄膜トランジスタのチャンネル方向を平行にすることにより、マスク位置ずれが生じても薄膜トランジスタの形状を均一にすることが可能となり、特性のばらつきを抑えることができる。したがって特性ばらつきが原因の増加を抑えることができ、検出画像の向上、作業効率の改善が図られる。

【0348】請求項4記載の本発明によれば、前記画素電極が前記光電変換膜に隣接配置されており、この画素電極が、Ag, Au, Cu, Ni, Co, Fe, Ti, Pt, Zr, Cr, V, Nb, Mo, Ta, Wからなる群から選択される金属、又は前記群から選択される一又は二以上の金属を含む合金、又はAlにAg, Nd, Au, Sm, Cu, Mn, Si, Ni, Co, Y, Fe, Sc, Pd, Ti, Pt, Zr, Cr, V, Rh, Hf, Ru, B, Ir, Nb, Mo, Ta, Os, Re, Wからなる群から選択される一又は二以上の金属を添加してなる合金から形成されているので、サイドエッチによる解像度が変動したり画素電極にヒロックを生じたりすることが防止できる。

【0349】また、本発明では、画素電極下の層間絶縁膜にベンゾシクロブテン系樹脂またはアクリル系樹脂またはポリイミド系樹脂を用い、画素電極にAl合金またはAlよりも融点が高い金属を用いる。

【0350】有機絶縁膜は原料をスピンコート法により基板上に塗布後、バークすることにより形成出来るので3 μ m以上の厚膜を形成する事が容易である。画素電極下の絶縁膜としてSiNxの替りに、誘電率が低く、厚膜化が可能な有機系絶縁膜を用いる事により、画素電極と下部電極配線の静電容量が低減でき、これにより電極

配線の信号パルスの歪みや遅延を防止できる。また、厚膜化により画素電極と下部電極配線の間で発生する層間ショート不良を防止する事ができ、製造歩留まりを向上できる。

【0351】請求項5記載の本発明の撮像装置では、前記第2の領域の前記信号線と前記補助配線との間、及び、前記走査線と前記補助配線との間に介挿され、前記信号線と前記走査線との間の電位差が所定以上のときには短絡して前記信号線と前記走査線とを等電位にする静電気放電手段を設けたので、製造工程で信号線と走査線との間に短絡が起きて薄膜トランジスタを破壊するのが防止される。

【0352】また、信号線側に接続している静電破壊防止用TFTの配線を信号線と同電位に保ち、走査線側に接続している静電破壊防止用TFTの配線を走査線と同電位にするのでTFTに電流が流れなくなり、雑音源である熱雑音の発生が未然に防止される。

【0353】更に、静電破壊防止用TFTの配線は、アレイ製造時には全て共通にしておき、アレイ完成後信号線側と走査線側に分離する。これにより信号線と走査線で夫々適した電位を供給することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るX線撮像装置の平面図である。

【図2】本発明の第1の実施形態に係るX線撮像装置の断面図である。

【図3】本発明の第2の実施形態に係るX線撮像装置の平面図である。

【図4】本発明の第2の実施形態に係るX線撮像装置の断面図である。

【図5】本発明の第2の実施形態に係るX線撮像装置の平面図である。

【図6】本発明の第2の実施形態に係るX線撮像装置の平面図である。

【図7】本発明の第2の実施形態に係るX線撮像装置の平面図である。

【図8】本発明の第3の実施形態に係るX線撮像装置の平面図である。

【図9】本発明の第3の実施形態に係るX線撮像装置の断面図である。

【図10】本発明の第4の実施形態に係るX線撮像装置の平面図である。

【図11】本発明の第4の実施形態に係るX線撮像装置の断面図である。

【図12】本発明の第4の実施形態の変更例に係るX線撮像装置の平面図である。

【図13】本発明の第4の実施形態の変更例に係るX線撮像装置の平面図である。

【図14】本発明の第4の実施形態の変更例に係るX線撮像装置の平面図である。

【図15】本発明の第5の実施形態に係るX線撮像装置の平面図である。

【図16】本発明の第5の実施形態に係るX線撮像装置の断面図である。

【図17】本発明の第6の実施形態に係るX線撮像装置の平面図である。

【図18】本発明の第6の実施形態に係るX線撮像装置の断面図である。

【図19】本発明の第6の実施形態の変更例に係るX線撮像装置の平面図である。

【図20】本発明の第6の実施形態の変更例に係るX線撮像装置の断面図である。

【図21】本発明の第7の実施形態の変更例に係るX線撮像装置の平面図である。

【図22】本発明の第7の実施形態の変更例に係るX線撮像装置の断面図である。

【図23】従来の撮像装置の回路図である。

【図24】従来の撮像装置の略式断面図である。

【図25】従来の撮像装置の回路図である。

【図26】従来の撮像装置の回路図である。

【図27】従来の撮像装置の回路図である。

【図28】本発明の第8の実施形態に係るX線撮像装置の回路図である。

【図29】本発明の第8の実施形態に係るX線撮像装置の平面図である。

【図30】本発明の第8の実施形態に係るX線撮像装置の断面図である。

【図31】本発明の第8の実施形態に係る画素回路の特性を示した図である。

【図32】直列型保護ダイオードを用いたX線撮像装置の回路図である。

【図33】増幅型保護ダイオードを用いたX線撮像装置の回路図である。

【図34】本発明の第9の実施形態に係る撮像装置のTFTアレイの1画素を示す図である。

【図35】本発明の第9の実施形態に係る撮像装置のTFTアレイの回路図である。

【図36】マスクずれが生じた場合のTFTの形状を示す図である。

【図37】マスクずれが生じた場合のTFTの形状を示す図である。

【図38】図34の画素をTFTアレイ全体に適用した状態を示した図である。

【図39】本発明の第9の実施形態に係る撮像装置のTFTアレイの1画素を示す図である。

【図40】保護ダイオードTFT2の構成例を示した図である。

【図41】本発明の第10の実施形態に係る撮像装置のTFTアレイの1画素を示す図である。

【図42】本発明の第10の実施形態に係る撮像装置の

TFTアレイの回路図である。

【図43】図41で示す画素をTFTアレイ全体に適用した状態を示した図である。

【図44】本発明の第11の実施形態に係る撮像装置のTFTアレイの1画素を示す図である。

【図45】本発明の第11の実施形態に係る撮像装置のTFTアレイの回路図である。

【図46】図44で示す画素をTFTアレイ全体に適用した状態を示した図である。

【図47】本発明の第12の実施形態に係る撮像装置のTFTアレイの1画素を示す図である。

【図48】図47で示す画素をTFTアレイ全体に適用した状態を示した図である。

【図49】a-SiTFT撮像デバイスを用いた撮像装置の構成を示した図である。

【図50】a-SiTFT撮像デバイスの概要を示した図である。

【図51】画素内にダイオードを設置する撮像デバイスの概要を示す図である。

【図52】AMI方式の撮像デバイスの概要を示す図である。

【図53】TFTアレイの製造方法を示す図である。

【図54】本発明の第13の実施形態に係るTFTアレイ部の構造を示す断面図である。

【図55】従来の撮像装置のTFTアレイ部の構造を示す断面図である。

【図56】本発明の第14の実施形態に係るTFTアレイ部の構造を示す断面図である。

【図57】本発明の第15の実施形態に係るTFTアレイ部の構造を示す断面図である。

【図58】パンプ電極の形状を示す平面図である。

【図59】本発明の第16の実施形態に係る撮像装置のTFTアレイを示す図である。

【図60】静電気放電手段TFTm、TFTnの基本構成を示す図である。

【図61】静電気放電手段のI-V特性を示す図である。

【図62】静電気放電手段TFTm、TFTnの構成を示す図である。

【図63】本発明の第17の実施形態に係る撮像装置のTFTアレイを示す図である。

【図64】SRmとSRnとを分離した時のTFTアレイを示す図である。

【符号の説明】

7・・・信号読み出し線（信号線）

9・・・ゲート線（走査線）

15・・・画素容量

17・・・TFTのゲート

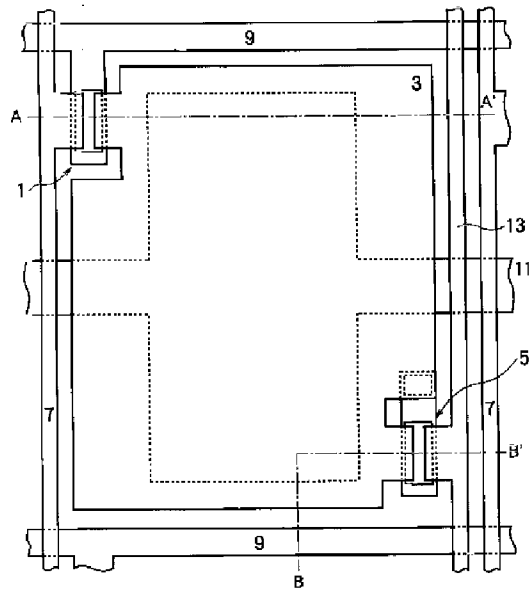
21・・・保護ダイオード用TFTのゲート

25・・・電圧供給線

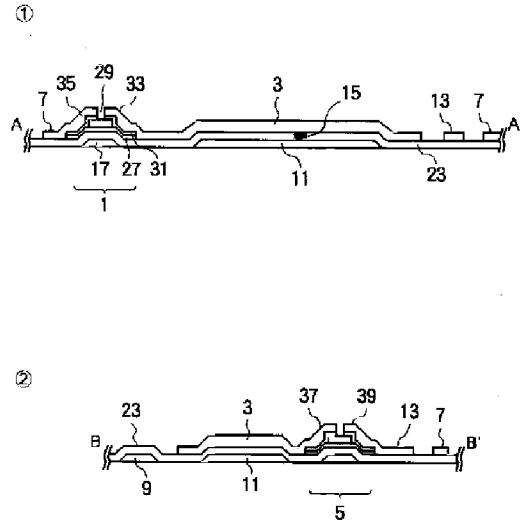
33・・・TFTのソース
 35・・・TFTのドレイン
 37・・・保護ダイオード用TFTのソース
 39・・・保護ダイオード用TFTのドレイン
 61・・・下側画素電極
 65・・・上置き型画素電極

101・・・光電変換膜
 103・・・光電変換膜一面素電極間容量
 105・・・TFT
 109・・・電源
 e・・・画素

【図1】

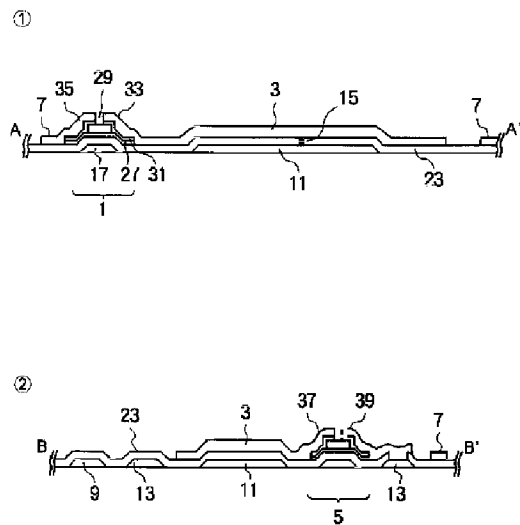
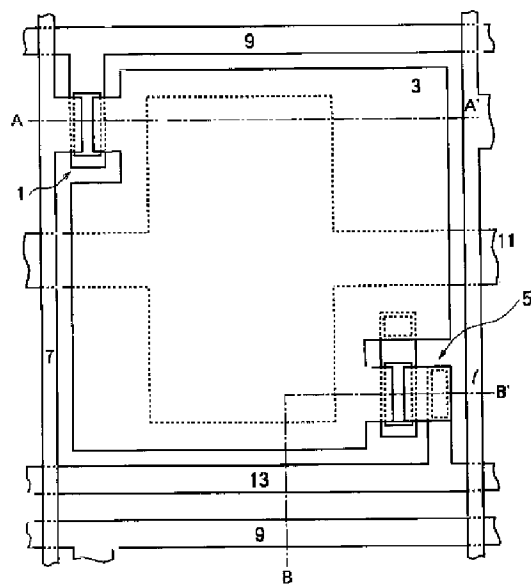


【図2】

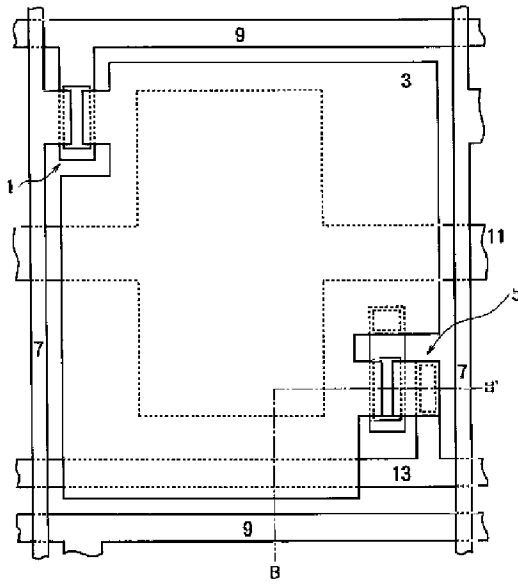


【図4】

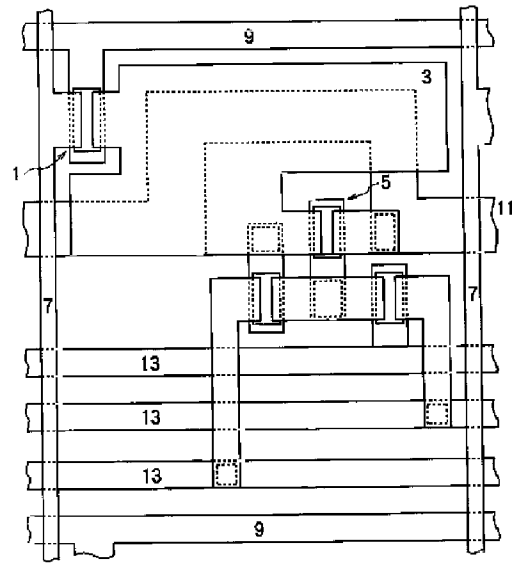
【図3】



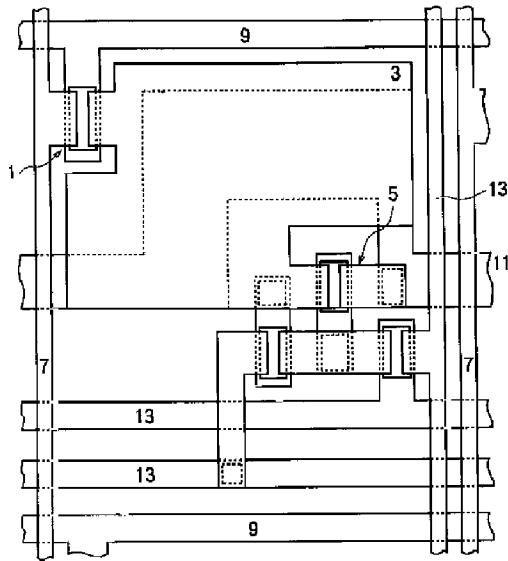
【図5】



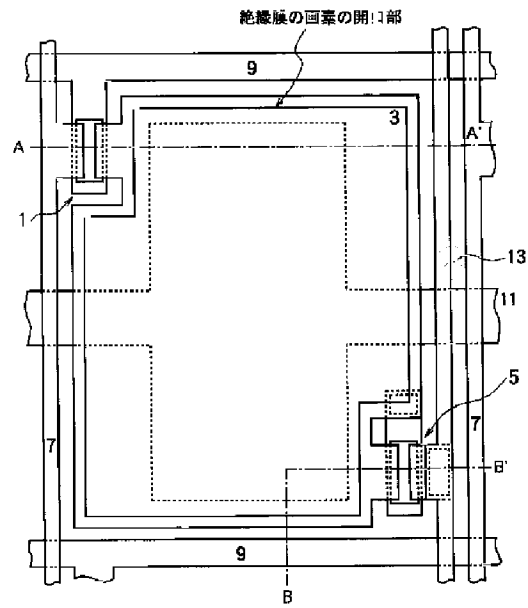
【図6】



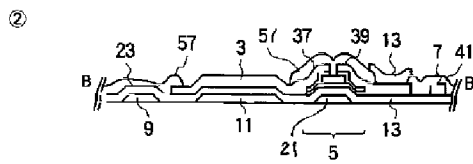
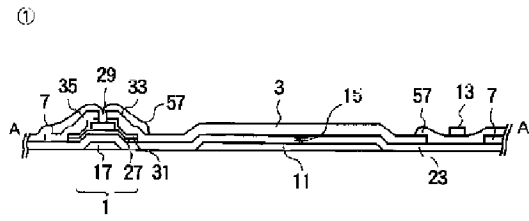
【図7】



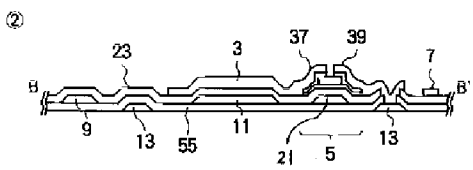
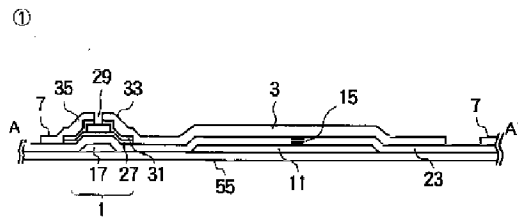
【図8】



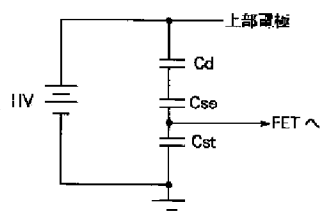
【図9】



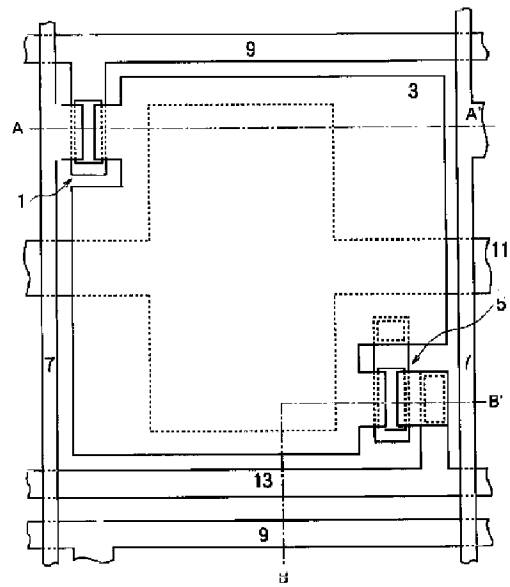
【図11】



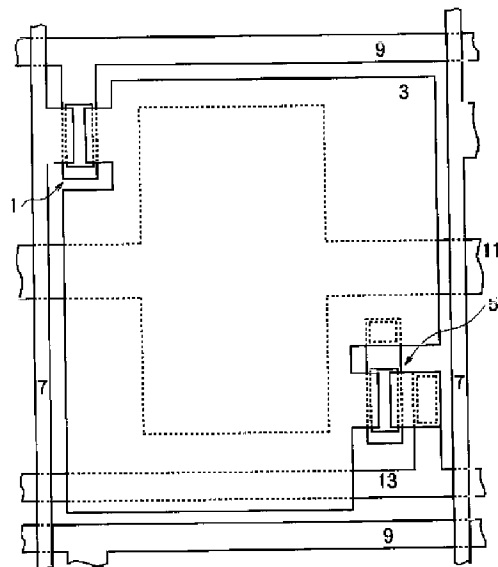
【図25】



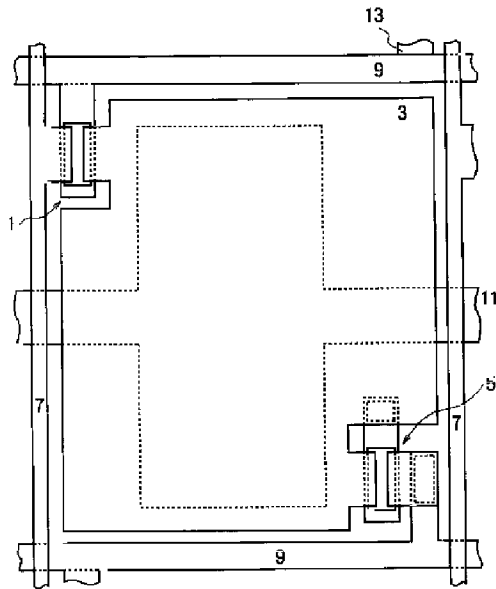
【図10】



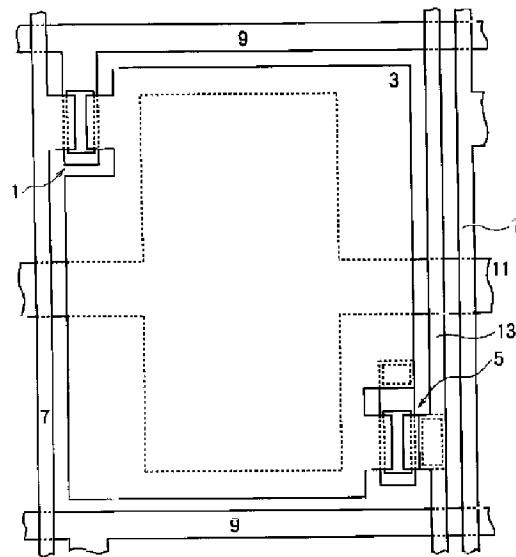
【図12】



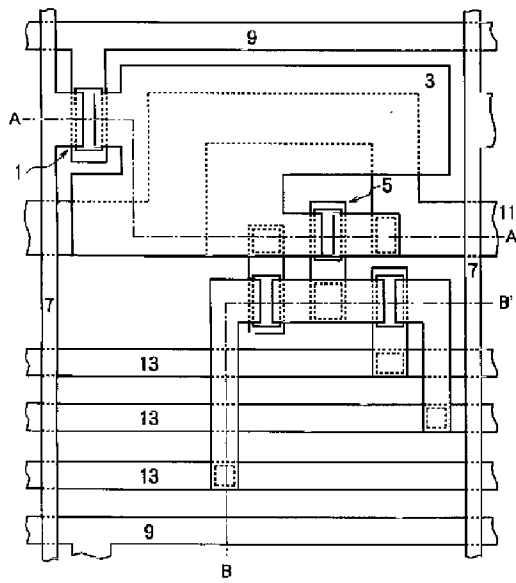
【図13】



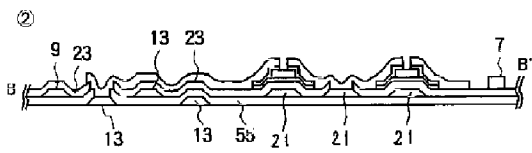
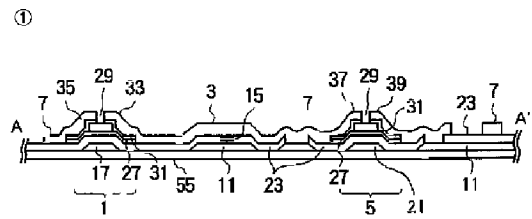
【図14】



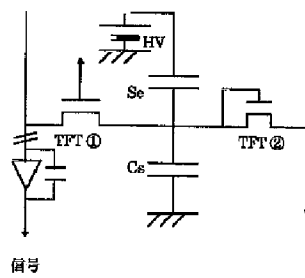
【図15】



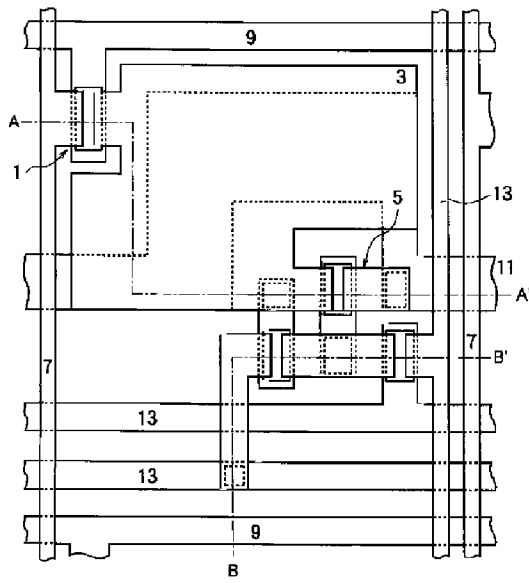
【図16】



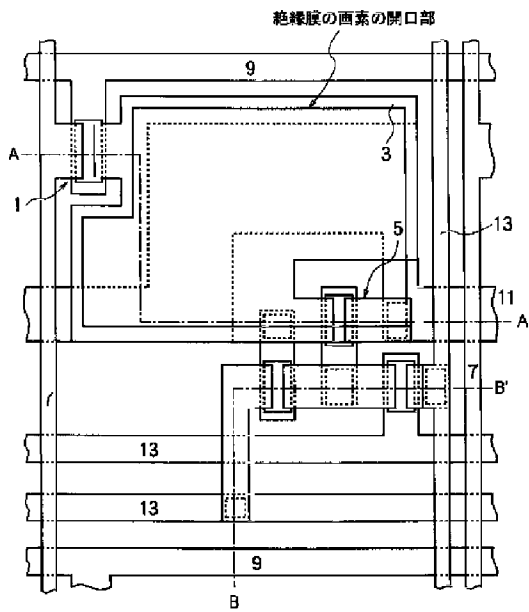
【図26】



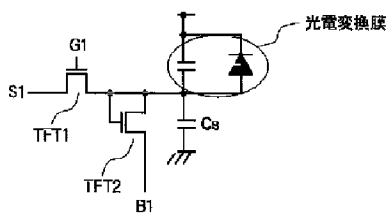
【図17】



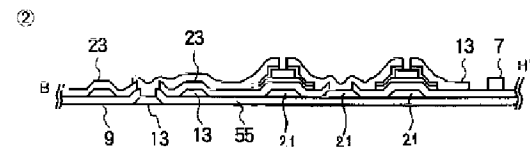
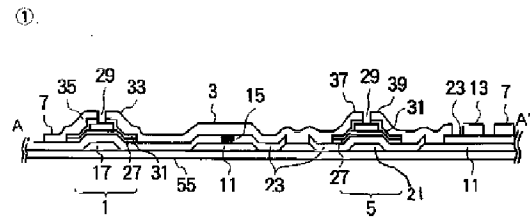
【図19】



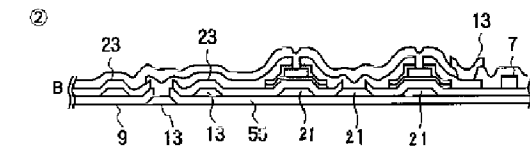
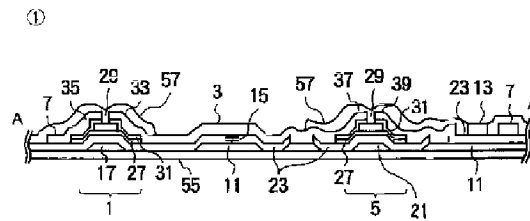
【図35】



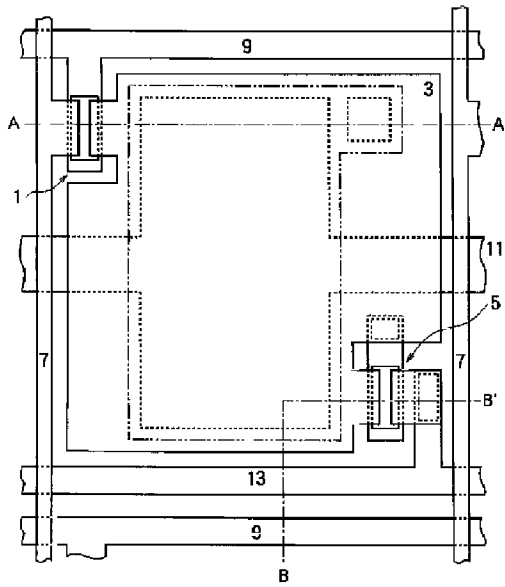
【図18】



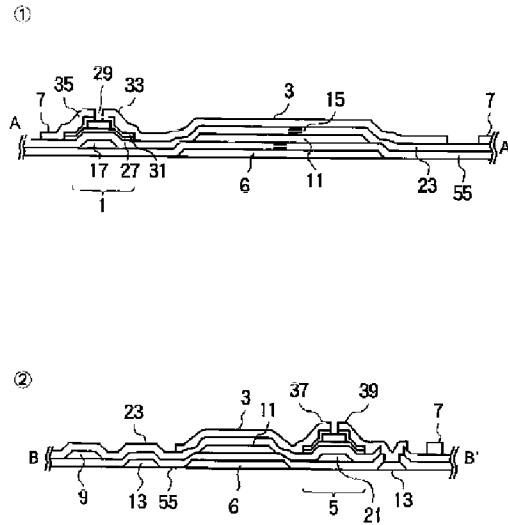
【図20】



【図21】



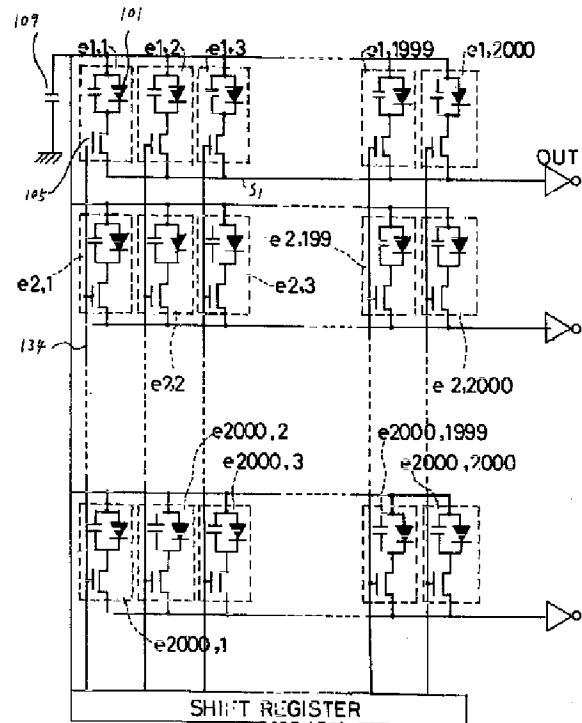
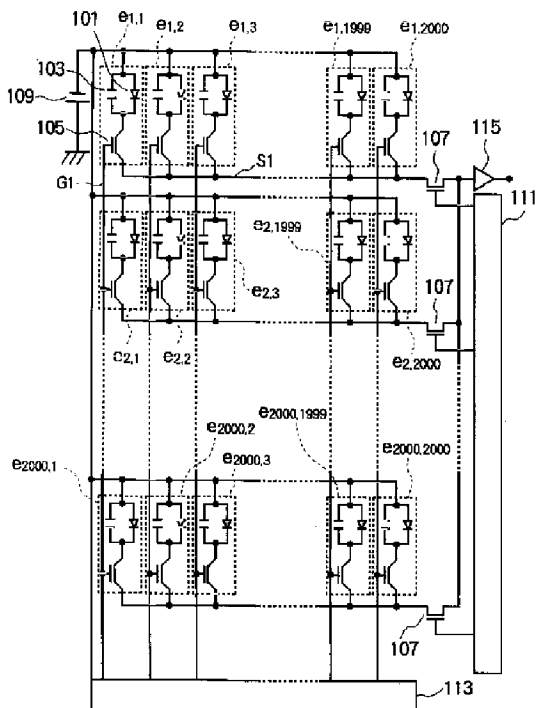
【図22】



【図58】

【図27】

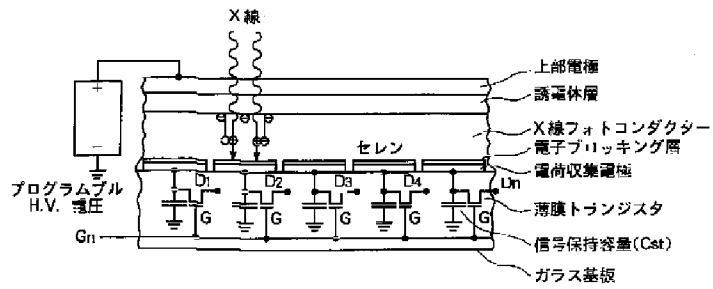
【図23】



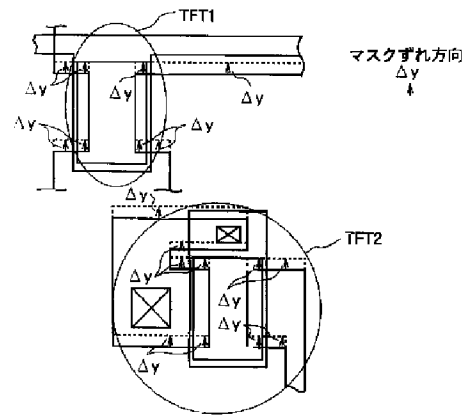
【図60】



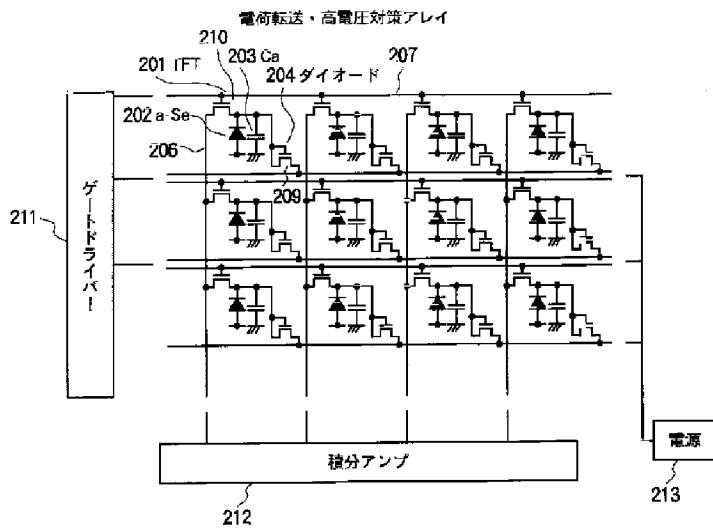
【図24】



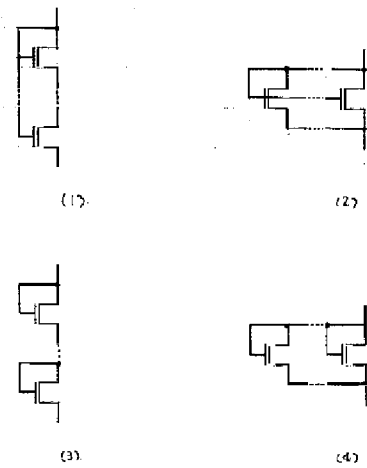
【図37】



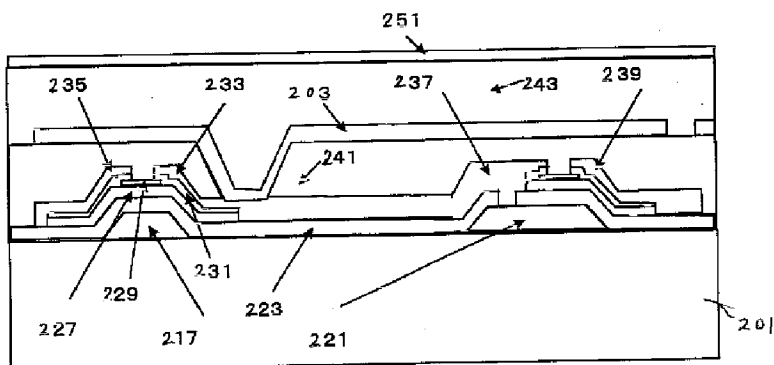
【図28】



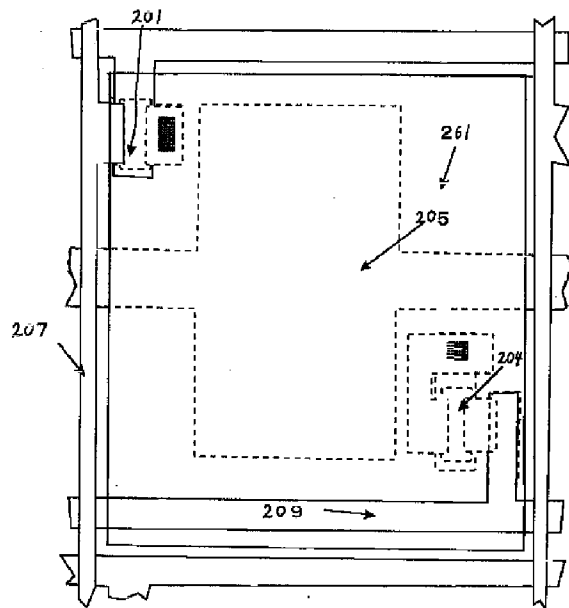
【図40】



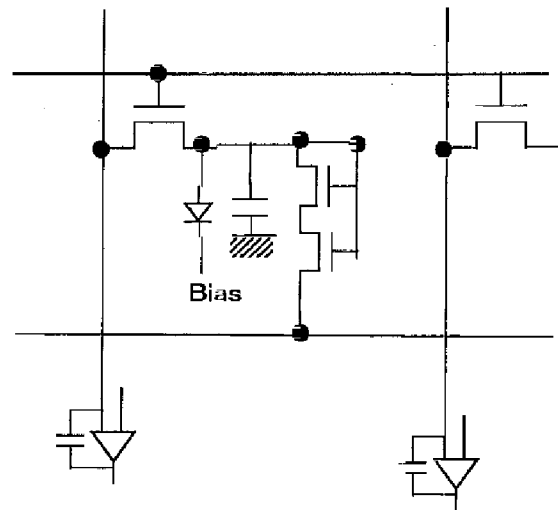
【図30】



【図29】

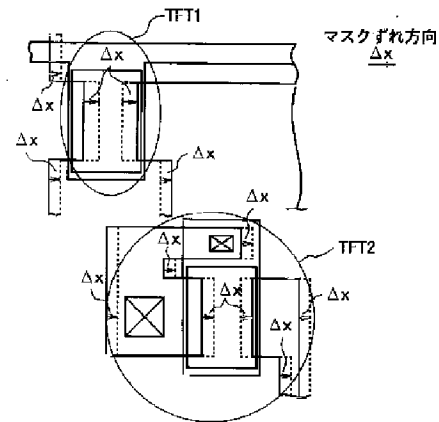
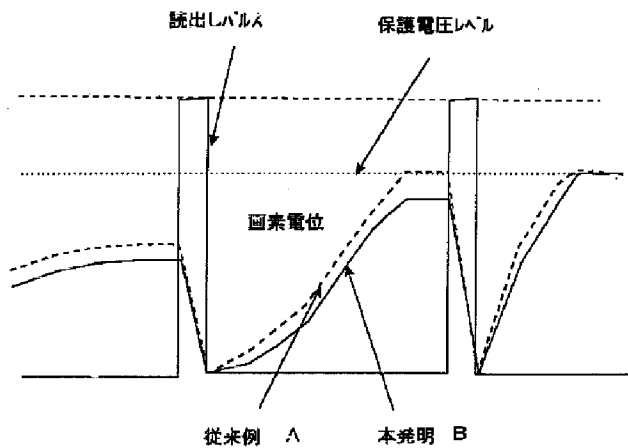


【図32】

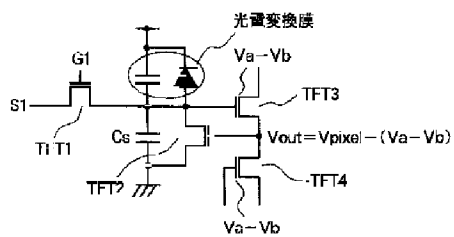


【図36】

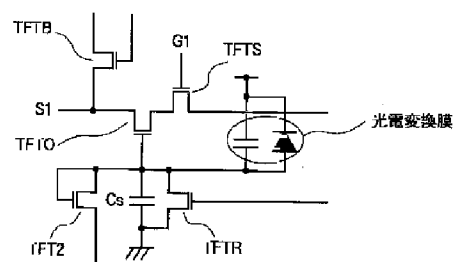
【図31】



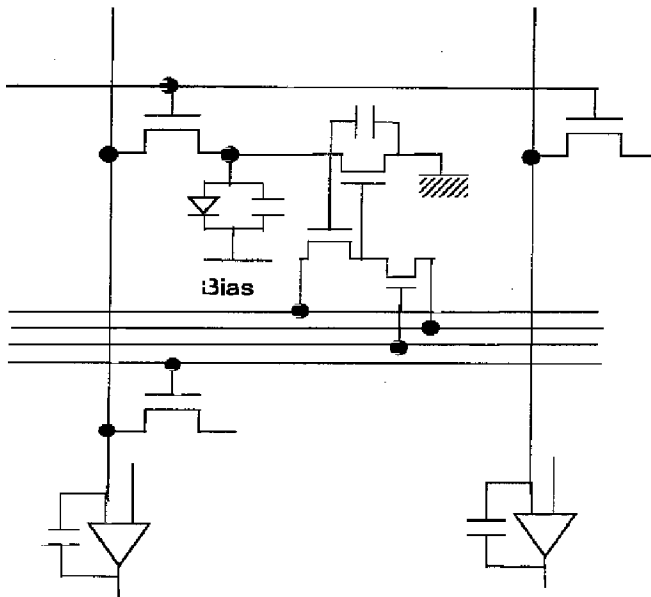
【図42】



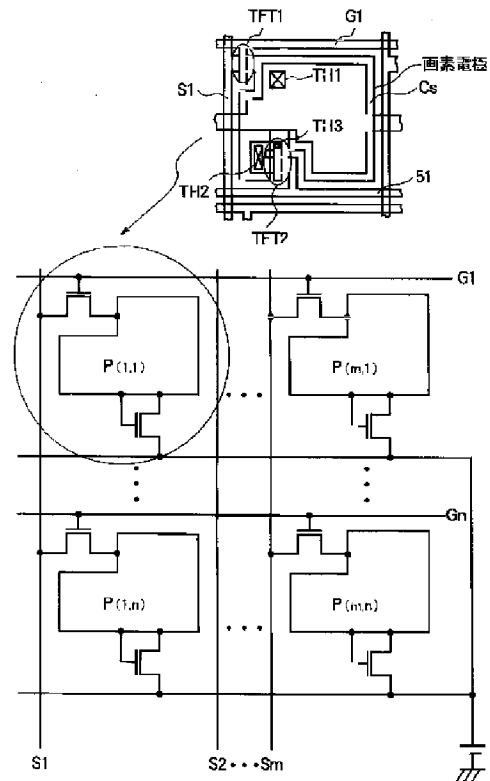
【図45】



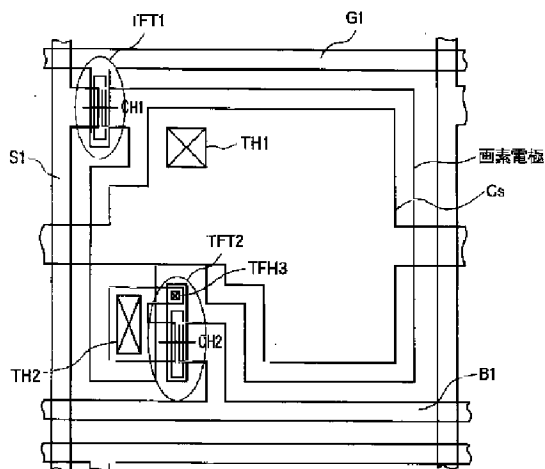
【図33】



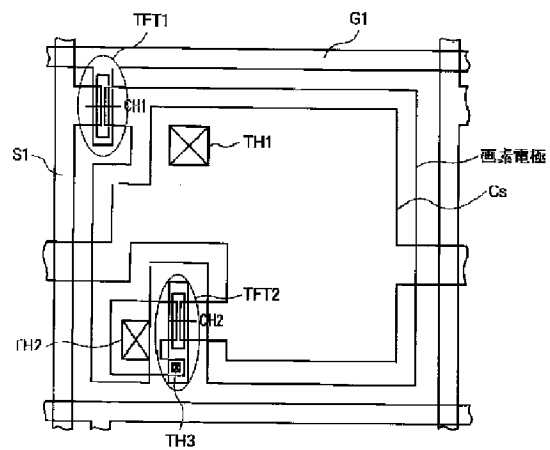
【図38】



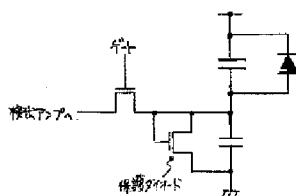
【図34】



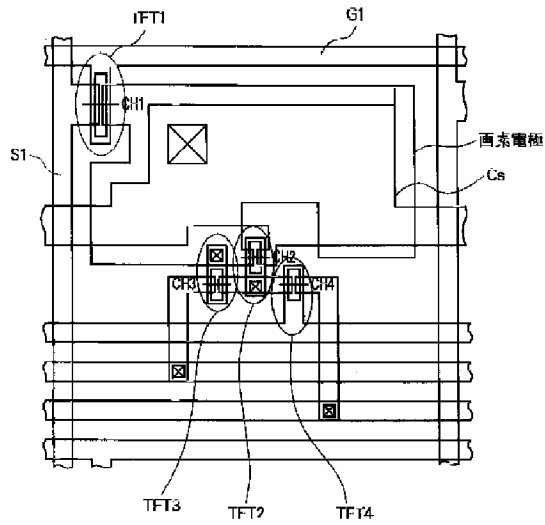
【図39】



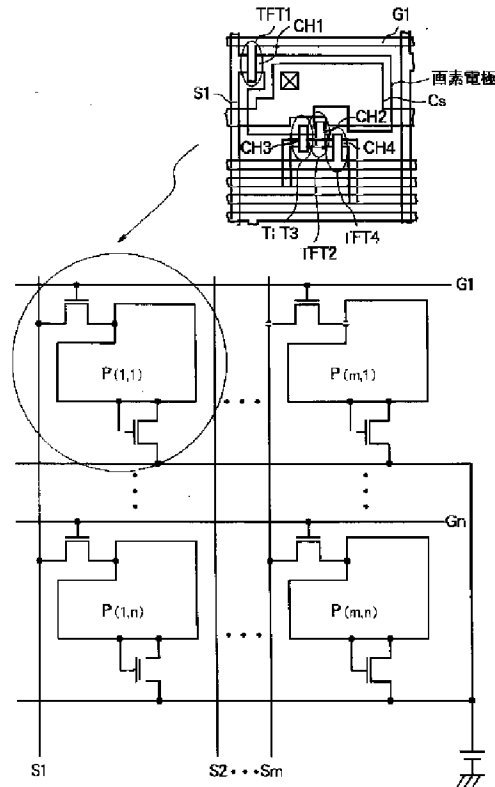
【図51】



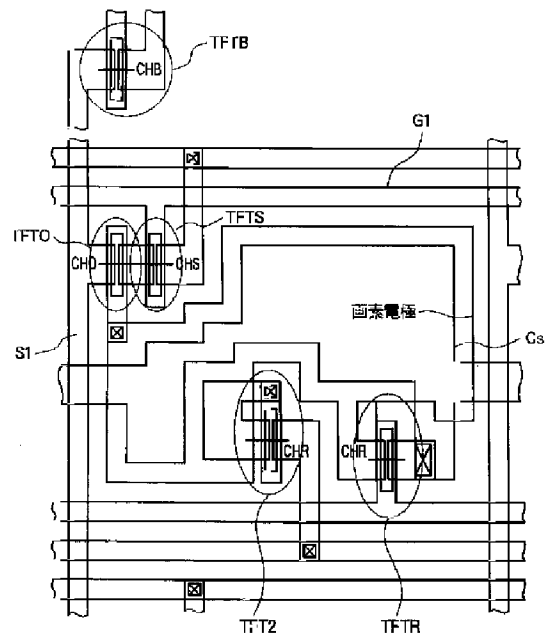
【図41】



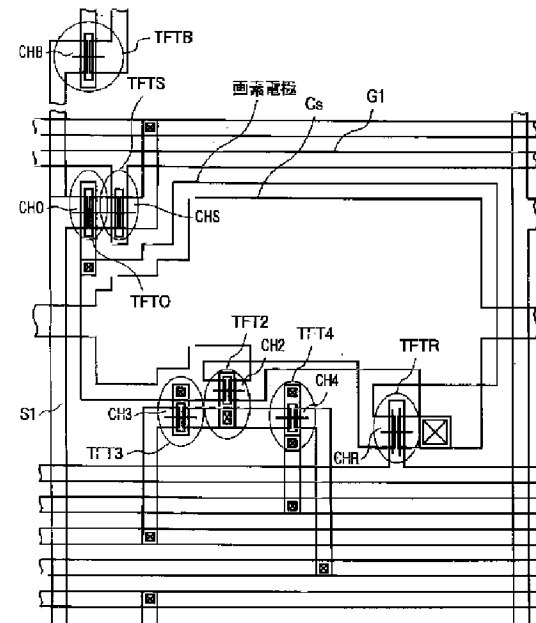
【図43】



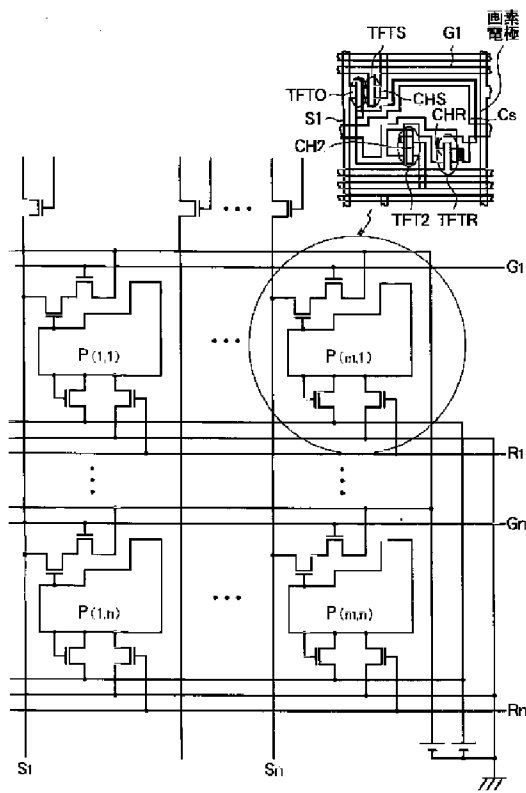
【図44】



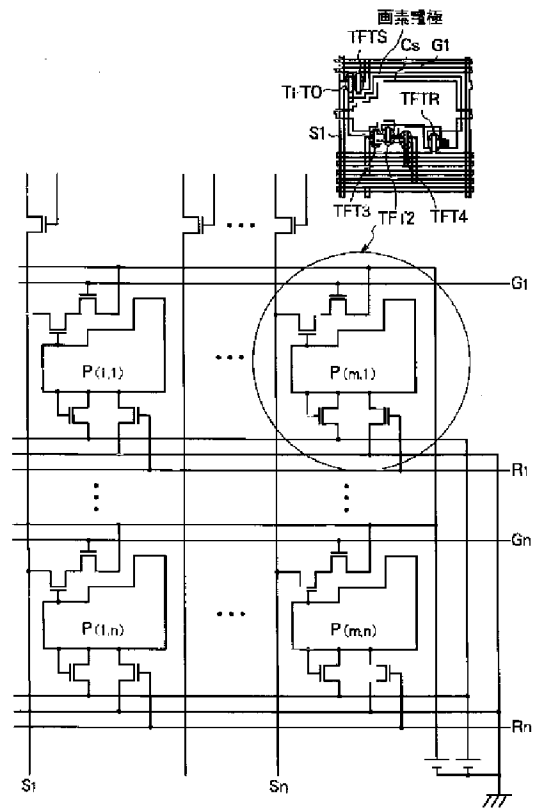
【図47】



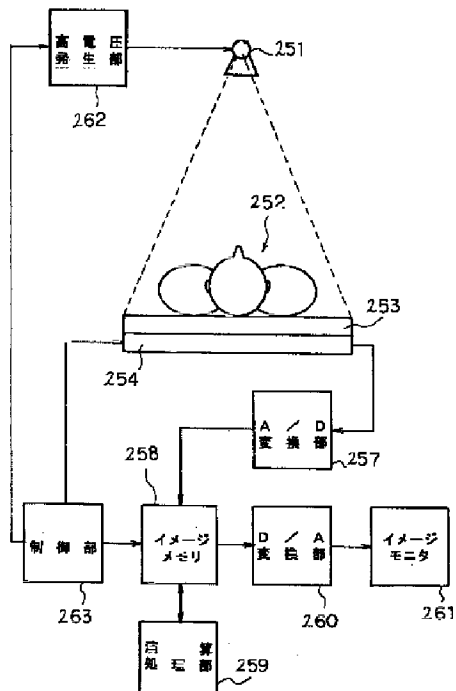
【図46】



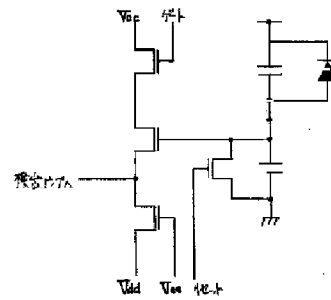
【図48】



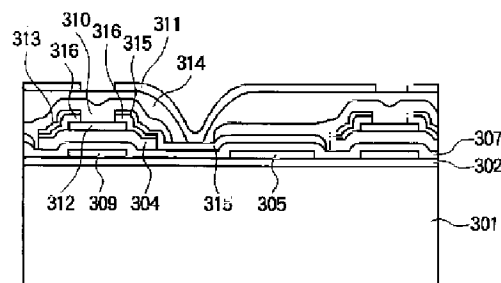
【図49】



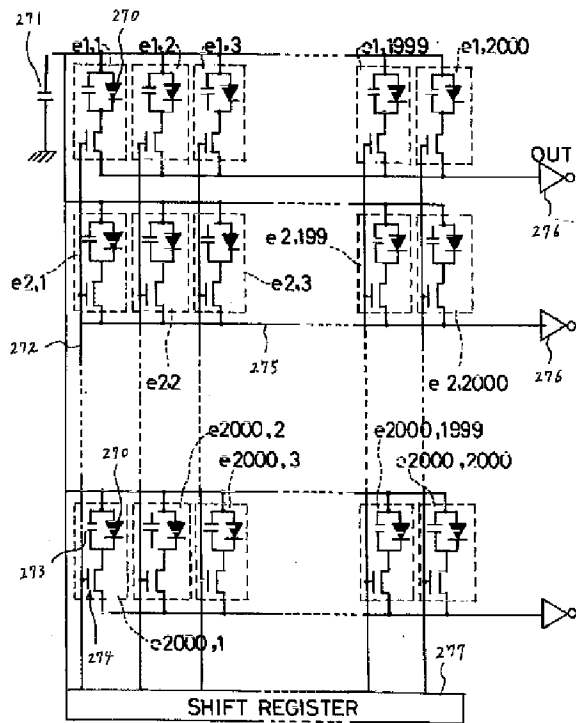
【図52】



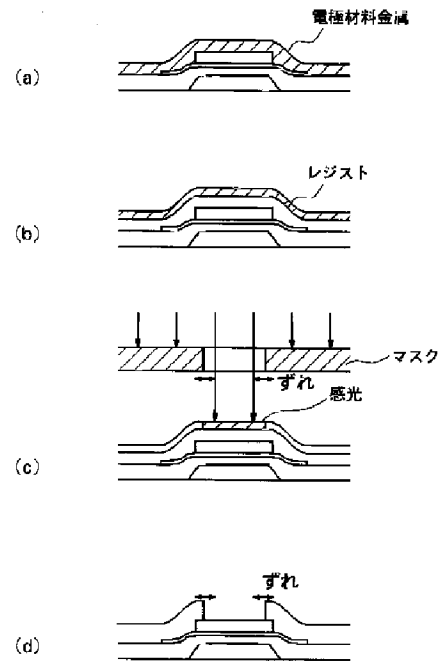
【図54】



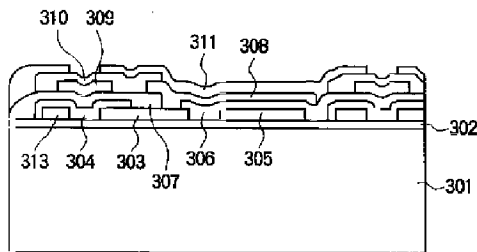
【図50】



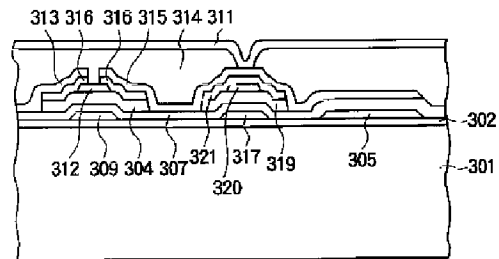
【図53】



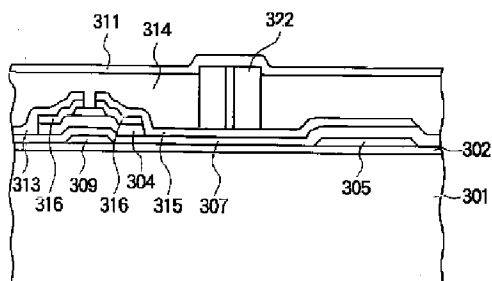
【図55】



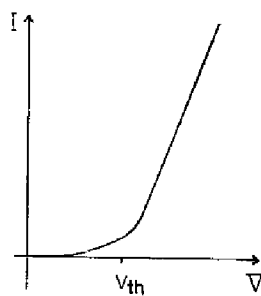
【図56】



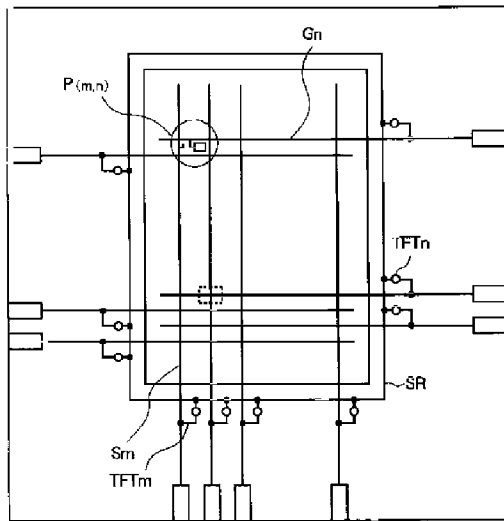
【図57】



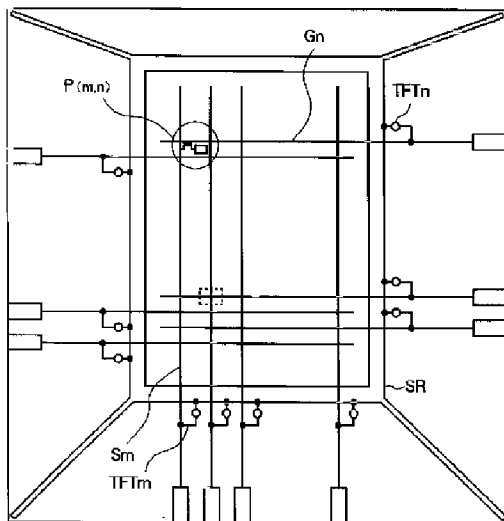
【図61】



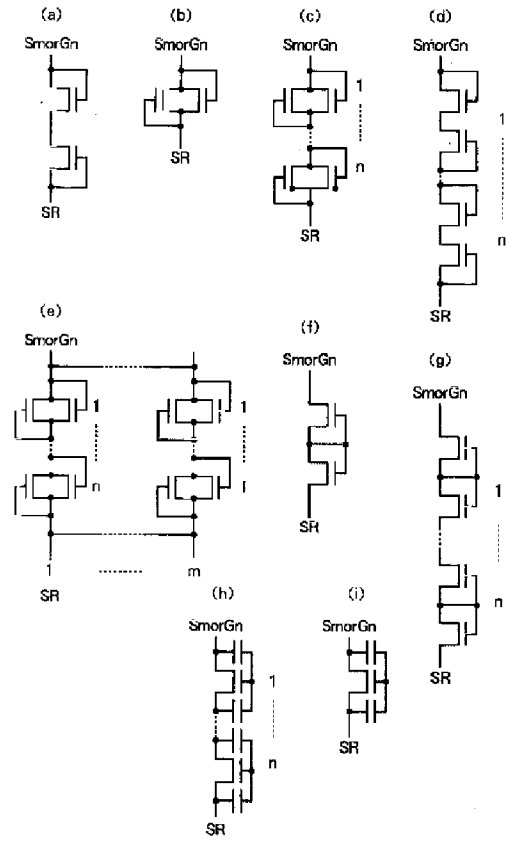
【図59】



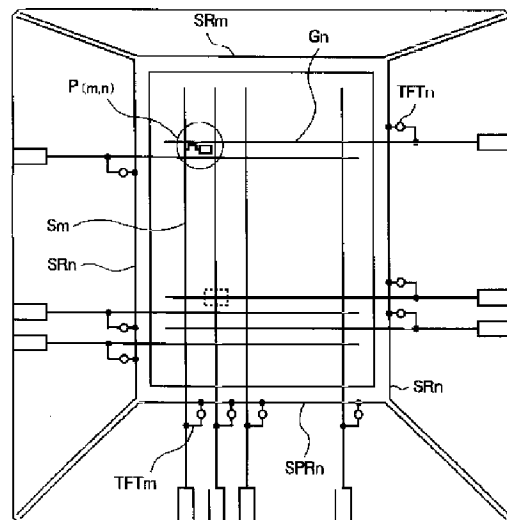
【図63】



【図62】



【図64】



フロントページの続き

(72)発明者 金野 晃
神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内

(72)発明者 鈴木 公平
神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内

(72)発明者 上浦 紀彦
神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内